

การวิเคราะห์วงจรรขยายรวมสองแถบความถี่ต่อเรียงกันสำหรับภาคส่ง ของ WLAN ย่านความถี่ 2.4GHz/5GHz

Analysis of cascaded diplexer amplifier for 2.4GHz/5GHz of WLAN's transmitter

วรพงศ์ ศิลาพันธ์

ภาควิชาวิศวกรรมโทรคมนาคม คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีมหานคร

E-mail: vorapong@mut.ac.th

และ อธิพัฒน์ รูปคม

คณะวิศวกรรมศาสตร์และเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยราชภัฏเพชรบุรี

Manuscript received April 5, 2018

Revised June 3, 2018

บทคัดย่อ

บทความนี้นำเสนอการวิเคราะห์วงจรรขยายรวมสองแถบความถี่ต่อเรียงกันสำหรับ WLAN ย่านความถี่ 2.4 GHz/5GHz โดยอาศัยการปรับวงจรเข้าคู่ (Matching) ด้านอินพุต การเรโซแนนซ์แบบอนุกรม การเรโซแนนซ์แบบขนาน และตัวเก็บประจุแฝงที่ขาเกตของอุปกรณ์แอกทีฟที่ต่อร่วมตัวเหนี่ยวนำและตัวเก็บประจุ ซึ่งจากการจำลองแสดงค่าอัตราขยายของวงจรเท่ากับ 20dB และ 19.4dB โดยมีค่า FBW เท่ากับ 20.8% และ 16.4% ที่ความถี่ 2.4GHz และ 5GHz ตามลำดับ จากผลการจำลองแสดงให้เห็นว่ามีความสอดคล้องกับ การวิเคราะห์วงจรในทางทฤษฎีที่ได้กล่าวไว้

คำสำคัญ: วงจรกรองแถบผ่านแถบคู่, วงจรรขยายรวมสองแถบความถี่

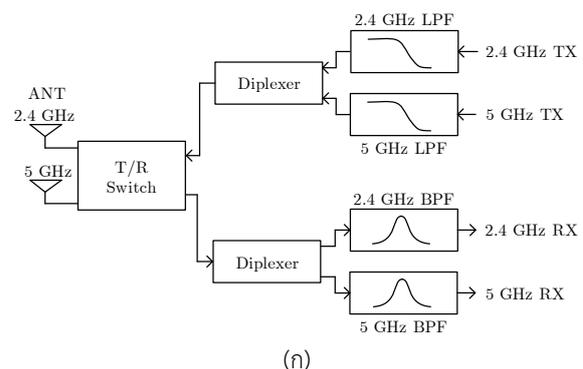
ABSTRACT

This article presents an analysis of the cascaded diplexer amplifier circuit dual passband frequencies for WLAN 2.4 GHz / 5GHz. By adjusting input impedance matching circuits, series resonance, parallel resonance and gate capacitance of the active device for resonance inductor and capacitors. The simulation results show that the circuit gain is 20dB and 19.4dB, with FBW values of 20.8% and 16.4% at 2.4GHz and 5GHz, respectively. These results are good agreement with the theoretical analysis.

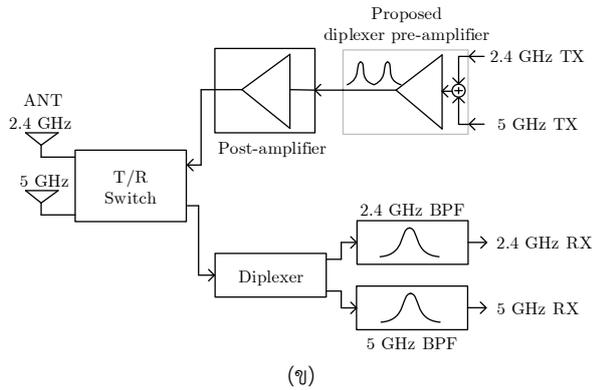
Keywords: Dual-band bandpass filter, Diplexer amplifier

1. บทนำ

ในปัจจุบันที่การสื่อสารข้อมูลมีความจำเป็นต่อการดำเนินงานทางธุรกิจและการใช้ชีวิตประจำวันอย่างไม่เคยเป็นมาก่อน ซึ่งการรับ-ส่งข้อมูลข่าวสารจะอาศัยเทคโนโลยีเครือข่ายแบบมีสาย เช่น FTTH หรือ ADHLL และแบบไร้สายผ่านเครือข่ายโทรศัพท์เคลื่อนที่ (3G, 4G) โดยการสื่อสารข้อมูลแบบไร้สายมีการเติบโตและขยายตัวอย่างต่อเนื่อง ทำให้เกิดการพัฒนาระบบที่สามารถรวมเทคโนโลยีสื่อสารแบบไร้สายเข้ากับแบบมีสาย จนกลายเป็นระบบเครือข่ายท้องถิ่นแบบไร้สาย (Wireless local area network : WLAN) ตามมาตรฐาน IEEE 802.11 ซึ่งมีการใช้งานอย่างแพร่หลายในทุกวันนี้ การใช้งานถูกกำหนดให้ใช้ที่ย่านความถี่ 2.4GHz และ 5GHz



รูปที่ 1 บล็อกไดอะแกรมโมดูลสื่อสารในภาคหน้าย่านอาร์เอฟ (ก) แบบดั้งเดิม และ (ข) แบบยุบรวมภาคส่งที่นำเสนอ (ต่อ)



รูปที่ 1 บล็อกไดอะแกรมโมดูลสื่อสารในภาคหน้าย่านอาร์เอฟ (ก) แบบดั้งเดิม และ (ข) แบบยุบรวมภาคส่งที่นำเสนอ

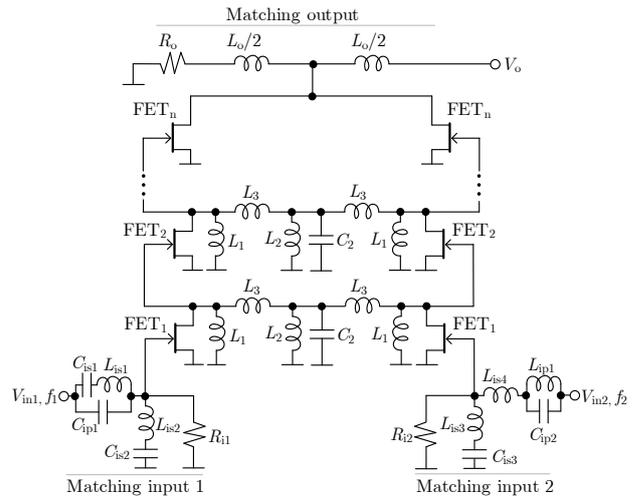
โดยช่วงความถี่ที่ถูกแยกออกจากกันอย่างชัดเจนดังกล่าว ทำให้ วงจรกรองแถบผ่านแถบคู่ (Dual band bandpass filter) เป็น องค์ประกอบหนึ่งที่มีความสำคัญเป็นอย่างมากในระบบสื่อสารแบบ WLAN นี้ ซึ่งเห็นได้จากงานวิจัยที่ได้มีการตีพิมพ์และเผยแพร่อย่าง มากมาย เพื่อพัฒนาโครงสร้างของวงจรให้ดียิ่งขึ้น [1] - [3] ถึงอย่าง นั้นก็ตาม วงจรที่มีบทบาทสำคัญไม่แพ้กันก็คือวงจรรวม-แยกสอง แถบความถี่ (Diplexer) ซึ่งจะทำหน้าที่รวมสัญญาณจาก 2 ช่อง อินพุตที่มีความถี่ต่างกันให้ออกเป็น 1 ช่องเอาต์พุต (เข้า 2 พอร์ต ออก 1 พอร์ต) หรือในทางกลับกันคือแยกสัญญาณจาก 1 ช่องอินพุต ที่มีสองความถี่ให้ออกเป็น 2 ช่องเอาต์พุตที่มีความถี่ต่างกัน (เข้า 1 พอร์ตออก 2 พอร์ต) [4] - [6] โดยรูปที่ 1 แสดงบล็อกไดอะแกรม ของโมดูลสื่อสารภาคหน้าย่านอาร์เอฟ (RF front-end module) สำหรับ WLAN ย่านความถี่ 2.4GHz และ 5GHz รูปที่ 1 (ก) เป็น แบบดั้งเดิมที่อาศัยตัวรวม-แยกสองแถบความถี่ (Diplexer) ร่วมกับ วงจรกรองทั้งภาคส่งและภาครับ ส่วนรูปที่ 1 (ข) เป็นรูปแบบที่ นำเสนอ โดยมีวงจรกรองและวงจรรขยาย(Pre-Amplifier)แบบแยก สองแถบความถี่แล้วรวมสัญญาณย่านความถี่ 2.4GHz และ 5GHz เข้าไปยังภาคขยายหลัก(Post-Amplifier)

โดยในหัวข้อที่ 2 จะกล่าวถึงโครงสร้างของวงจร หัวข้อที่ 3 จะ อธิบายคุณลักษณะด้านความถี่จากการพิจารณาด้วยเทคนิคการเกิด หลายโรโซแนนซ์และการขยายของวงจร หัวข้อที่ 4 เป็นการจำลอง การทำงานและหัวข้อที่ 5 จะเป็นกล่าวสรุปบทความที่นำเสนอ

2. โครงสร้างของวงจร

วงจรรขยายรวมสองแถบความถี่ต่อเรียงกันแสดงดังรูปที่ 2 โดย อินพุตทั้งสองจะมีวงจรเข้าคู่ (Matching) ซึ่งจะอาศัยตัวเก็บประจุ แฉงที่ขาเกตของอุปกรณ์แอกทีฟต่อร่วมกับตัวเหนี่ยวนำ L_{ip1} ,

$L_{is1,2,3,4}$ ตัวเก็บประจุ $C_{ip1,2}$, $C_{is1,2,3}$ และตัวต้านทาน $R_{i1,2}$ ทำ หน้าที่เป็นวงจรกรองแถบผ่านเพื่อแยกความถี่ที่ต้องการใช้งาน ด้าน เอาท์พุตถูกออกแบบเป็นสายส่งเทียมที่ประกอบด้วยตัวเก็บประจุ แฉงที่ขาเดรนต่อร่วมกับตัวเหนี่ยวนำ L_o และตัวต้านทาน R_o เพื่อให้มีแบนด์วิดท์กว้างรองรับกับช่วงความถี่ที่อยู่ห่างกัน วงจร เชื่อมต่อระหว่างภาคทำหน้าที่เป็นวงจรกรองแถบผ่านคู่ประกอบด้วย ตัวเก็บประจุแฉงที่ขาเกตและเดรนต่อร่วมกับตัวเหนี่ยวนำ $L_{1,2,3}$ และ ตัวเหนี่ยวนำ C_2 โดยวงจรเรียงต่อกันเพื่อเพิ่มอัตราขยายจำนวน n ภาค



รูปที่ 2 วงจรรขยายรวมสองแถบความถี่ต่อเรียงกันที่นำเสนอ

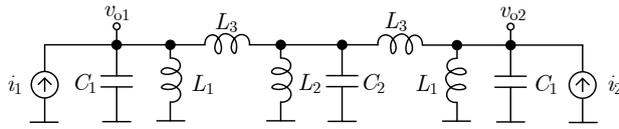
จากวงจรในรูปที่ 2 มีข้อสังเกตคืออุปกรณ์แอกทีฟที่ใช้ใน บทความนี้เป็นทรานซิสเตอร์ชนิดเจเฟต แต่ในทางปฏิบัติสามารถใช้ มอสเฟต เอชเจเฟต (HJFET) ได้เช่นกัน

3. สมรรถนะของวงจร

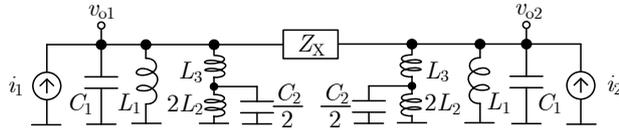
3.1 คุณลักษณะด้านความถี่ของวงจร

เพื่อให้เกิดความเข้าใจถึงคุณลักษณะด้านความถี่ของวงจรเป็นอย่างดี จะสมมติให้อุปกรณ์ทุกตัวเป็นแบบอุดมคติและไม่มีกระแสสูญเสีย จาก วงจรเชื่อมต่อระหว่างภาคในรูปที่ 2 เราสามารถแสดงให้เห็นวงจร สมมูลได้ดังรูปที่ 3 (ก) เมื่อ $i_{1,2}$ แทนค่าทรานส์คอนดักแตนซ์ (g_m) และ C_I แทนผลรวมของตัวเก็บประจุแฉงที่เดรนและเกต ($C_I = C_{ds} + C_{gs}$) ของอุปกรณ์แอกทีฟ โดยอาศัยการแปลงวงจรเดลต้า-สตาร์ (Delta-Star transformation) [7] จากรูปที่ 3 (ก) สามารถเขียน ใหม่ได้เป็นรูปที่ 3 (ข) เมื่อ Z_X คือค่าอิมพีแดนซ์จากการแปลงมีค่า เท่ากับ

$$Z_X = j[2L_3 + L_3^2(1 - \omega^2 L_2 C_2) / L_2] \tag{1}$$

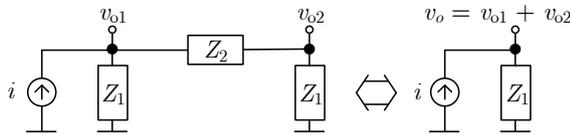


(ก)

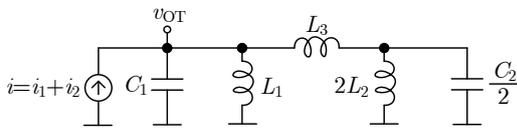


(ข)

รูปที่ 3 วงจรสมมูลที่เชื่อมต่อกันระหว่างภาค (ก) วงจรสมมูลจริงตามรูปที่ 2 และ (ข) วงจรสมมูลที่ถูกแปลงด้วยเดลต้า-สตาร์



รูปที่ 4 การลดรูปโครงข่ายสมมาตรแบบสองเอาต์พุต



รูปที่ 5 วงจรสมมูลอย่างง่ายหลังการลดรูปโครงข่าย

เมื่อพิจารณาโครงข่ายรูปที่ 3 (ข) จะเห็นว่าเป็นโครงข่ายที่มีความสมมาตรโดยมี Z_x ต่อขึ้นกลาง และมีแรงดันเอาต์พุตเป็นผลรวมของทั้งสองด้านของโครงข่ายคือ $v_o = v_{o1} + v_{o2}$ อาศัยการลดรูปโครงข่ายในรูปที่ 4 ทำให้สามารถแสดงวงจรสมมูลของวงจรอย่างง่ายได้ดังรูปที่ 5

เพื่อให้การวิเคราะห์วงจรทำได้ง่ายยิ่งขึ้น ในวงจรสมมูลรูปที่ 5 จะกำหนดให้ $2L_2 = L_1$ และ $C_2/2 = C_1$ โดยอาศัยเทคนิคไครเรโซแนนซ์ [8], [9] เราสามารถอธิบายวงจรได้ดังนี้ ที่ความถี่ต่ำมาก อิมพีแดนซ์ของโครงข่ายจะมีค่าน้อยตามคุณลักษณะของตัวเหนี่ยวนำ และจะมีค่าเพิ่มขึ้นอย่างรวดเร็ว เมื่อความถี่เข้าใกล้กับความถี่เรโซแนนซ์ขนานทั้งสองด้านของโครงข่าย เมื่อเกิดการเรโซแนนซ์แบบขนานที่ความถี่ (รูปที่ 6 (ก))

$$\omega_{r1} = \frac{1}{\sqrt{L_1 C_1}} \tag{2}$$

อิมพีแดนซ์ของโครงข่ายจะมีค่าเป็นอนันต์ ทำให้แรงดัน ณ ความถี่นี้เป็นอนันต์ด้วยเช่นกัน หลังจากนั้นอิมพีแดนซ์ของโครงข่ายจะลดลงตามความถี่จนเป็นศูนย์ที่ความถี่เรโซแนนซ์แบบอนุกรมที่ (รูปที่ 6 (ข))

$$\omega_{r2} = \frac{1}{\sqrt{L_2 C_{eq}}} \tag{3}$$

เมื่อ $C_{eq} = L_1 C_1 / (L_1 + L_2)$ หลังจากเกิดการเรโซแนนซ์แบบอนุกรมแล้ว โครงข่ายจะมีพฤติกรรมเหมือนโครงข่าย LC ขนานดังรูปที่ 6 (ค) และเกิดเรโซแนนซ์แบบขนานอีกครั้งที่ความถี่

$$\omega_{r3} = \frac{1}{\sqrt{L_{eq1} C_{eq1}}} \tag{4}$$

เมื่อ $L_{eq1} = L_2 / 2$ และ $C_{eq1} = 2C_1 L_1 / (2L_1 + L_2)$ ซึ่งที่ความถี่นี้อิมพีแดนซ์ของโครงข่ายจะมีค่าเป็นอนันต์อีกครั้ง

เมื่อความถี่สูงขึ้นอีกเกินกว่าความถี่เรโซแนนซ์ ω_3 โครงข่ายสุทธิของวงจรจะเหมือนตัวเก็บประจุ ทำให้อิมพีแดนซ์มีค่าลดลงจนเป็นศูนย์ในที่สุด โดยผลตอบสนองทางความถี่ของโครงข่ายแสดงดังรูปที่ 6 (ง)

3.2 คุณลักษณะด้านอัตราขยาย

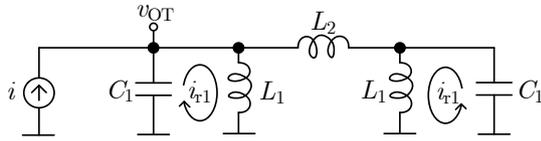
แม้ในหัวข้อที่ผ่านมาจะอธิบายคุณลักษณะทางความถี่ของวงจรด้วยเงื่อนไขที่เป็นอุดมคติ ไม่มีการสูญเสีย แต่ในทางปฏิบัติจะมีการสูญเสียรวมอยู่ด้วยเสมอ ดังนั้นในการวิเคราะห์วงจรเพื่อหาอัตราขยายจึงได้รวมค่าการสูญเสียไว้ด้วย จากโครงสร้างของวงจรที่เป็นแบบต่อเรียงกัน จึงทำให้มีข้อได้เปรียบด้านอัตราขยายสูง โดยวงจรมีอัตราขยายกำลังที่ความถี่ ω_1 มีค่าเท่ากับ

$$G_{r1} = \frac{g_m^2 (Q_{L,L1} R_{L1} / 2)^{2(n-1)} R_o^2}{4} \tag{5}$$

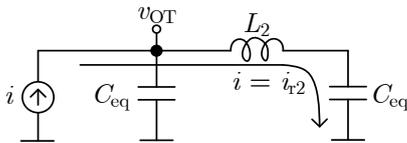
เมื่อ $Q_{L,L1}, R_{L1}$ คือค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำ L_1 และค่าสูญเสียที่ความถี่เรโซแนนซ์ ω_1, R_o คือความต้านทานโหลดที่อินพุต/เอาต์พุต, g_m คือค่าทรานส์คอนดักแตนซ์ของอุปกรณ์แอคทีฟ และอัตราขยายกำลังที่ความถี่ ω_3 มีค่าเท่ากับ

$$G_{r3} = \frac{g_m^{2n} (Q_{3,L1}^2 R_{L1} \parallel Q_{3,Leq1}^2 R_{Leq1})^{2(n-1)} R_o^2}{4} \quad (6)$$

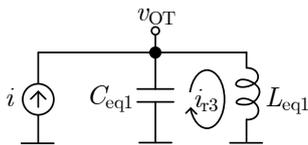
เมื่อ $Q_{3,L1}$, $Q_{3,Leq1}$ คือค่าตัวประกอบคุณภาพของตัวเหนี่ยวนำ L_1 และ L_{eq1}



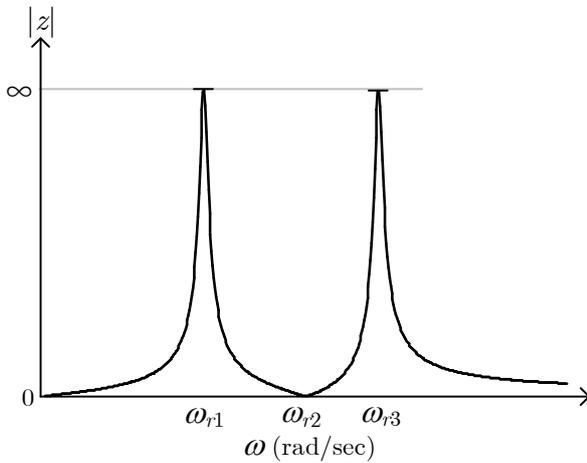
(ก)



(ข)



(ค)



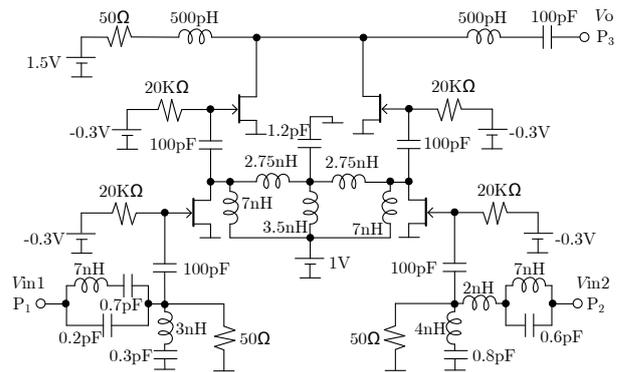
(ง)

รูปที่ 6 คุณสมบัติทางความถี่ของโครงข่ายเชื่อมต่อระหว่างภาค (ก) เรโซแนนซ์แบบขนานที่ 1 (ข) เรโซแนนซ์แบบอนุกรม (ค) เรโซแนนซ์แบบขนานที่ 2 และ (ง) ผลตอบสนองทางความถี่ของโครงข่าย

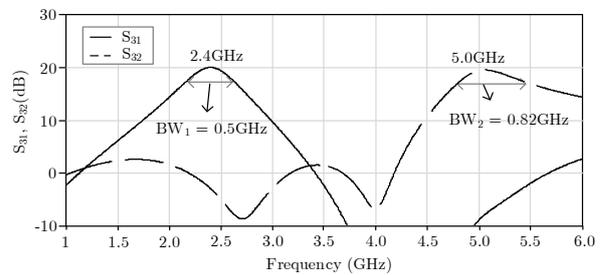
ที่ความถี่เรโซแนนซ์ ω_{r3} และ R_{Leq1} คือค่าสูญเสียของตัวเหนี่ยวนำ สมมูล L_{eq1}

4. การจำลอง

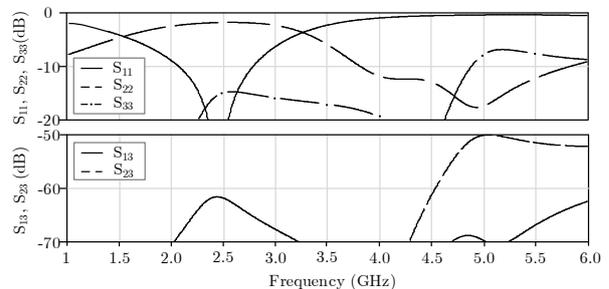
การจำลองการทำงานของวงจรจะกำหนดสมรรถนะเบื้องต้นเพื่อใช้ในการออกแบบดังนี้คือ วงจรมีอัตราขยายกำลังประมาณ 20dB ที่ความถี่ 2.4GHz และ 5GHz, วงจรเรียงต่อกันจำนวน 2 ภาค ($n = 2$) ความต้านทานโหลดที่อินพุตและเอาต์พุตเท่ากับ 50Ω การออกแบบวงจรใช้อุปกรณ์แอกทีฟชนิด HJFET เบอร์ NE3512S02



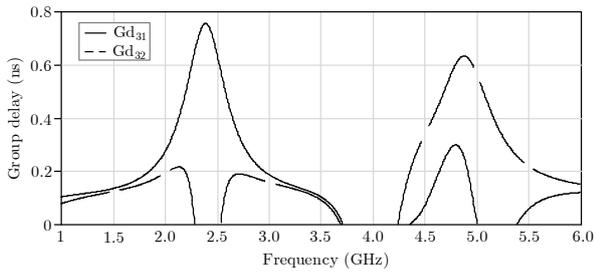
รูปที่ 7 วงจรที่ใช้ในการจำลอง



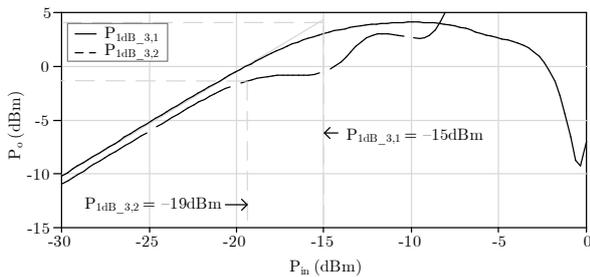
รูปที่ 8 ผลตอบสนองทางความถี่



รูปที่ 9 กำลังงานสะท้อนกลับและกำลังงานย้อนกลับ



รูปที่ 10 การประวิงเชิงกลุ่ม



รูปที่ 11 จุดกอดที่ 1dB ของวงจร

โดยตัวเหนี่ยวนำทุกตัวได้รวมค่าการสูญเสียเพื่อให้ผลที่ได้ใกล้เคียงกับการทดสอบจริงในทางปฏิบัติ แรงดันไฟเลี้ยงวงจรมีค่าเท่ากับ 1.5V กระแสรวม 26mA ซึ่งคิดเป็นค่ากำลังงานเท่ากับ 39mW โดยวงจรถูกออกแบบแสดงดังรูปที่ 7 จากรูปอินพุตของ P₁ ออกแบบให้รับสัญญาณความถี่ 2.4GHz อินพุตของ P₂ รับสัญญาณความถี่ 5GHz และสัญญาณเอาต์พุตออกของ P₃

รูปที่ 8 แสดงผลตอบสนองทางความถี่ของวงจร ซึ่งแถบผ่านที่ 1 ความถี่ 2.4GHz มีอัตราขยายกำลังเท่ากับ 20dB และแบนด์วิดท์เท่ากับ 0.5GHz แถบผ่านที่ 2 ความถี่ 5GHz มีอัตราขยายกำลังเท่ากับ 19.4dB และแบนด์วิดท์เท่ากับ 0.82GHz คิดเป็นสัดส่วนแบนด์วิดท์ต่อความถี่ศูนย์กลาง FBW (Fractional bandwidth = $(BW/f_c) \times 100\%$) เท่ากับ 20.8% และ 16.4% ที่ความถี่ 2.4GHz และ 5GHz ตามลำดับ

รูปที่ 9 แสดงกำลังงานสะท้อนกลับด้านอินพุต ซึ่งมีค่าต่ำกว่า -23dB ที่พอร์ต P₁ ความถี่ 2.4GHz และต่ำกว่า -17dB ที่พอร์ต P₂ ความถี่ 5GHz และกำลังงานสะท้อนกลับด้านเอาต์พุตมีค่าต่ำกว่า -8dB ทั้งสองแถบความถี่ ในรูปเดียวกันยังได้แสดงกำลังงานย้อนกลับจากเอาต์พุตไปอินพุตทั้งสองพอร์ต ซึ่งมีค่าต่ำกว่า -60dB และ -50dB ที่ความถี่ 2.4GHz และ 5GHz ตามลำดับ

รูปที่ 10 แสดงการประวิงเชิงกลุ่ม (Group delay) ซึ่งมีค่าเท่ากับ 0.75ns และ 0.63ns ที่ความถี่ 2.4GHz และ 5GHz ตามลำดับ

รูปที่ 11 แสดงการเปรียบเทียบกำลังงานเอาต์พุตและอินพุตเพื่อหาจุดกอดที่ 1dB (P_{1dB}) ของวงจร โดย $P_{1dB_{3,1}}$ แทนค่าจุดกอดที่ 1dB ของพอร์ต P₃ เทียบกับพอร์ต P₁ ความถี่ 2.4GHz ซึ่งมีค่าเท่ากับ -15dBm และ $P_{1dB_{3,2}}$ แทนค่าจุดกอดที่ 1dB ของพอร์ต P₃ เทียบกับพอร์ต P₂ ความถี่ 5GHz ซึ่งมีค่าเท่ากับ -19dBm

5. สรุป

จากการวิเคราะห์โครงสร้างวงจรขยายรวมสองแถบความถี่ต่อเนื่องกัน โดยอาศัยตัวเก็บประจุแผ่นที่ขาเกตของอุปกรณ์แอกทีฟที่ต่อร่วมกับตัวเหนี่ยวนำ L_{ip1} , $L_{is1,2,3,4}$ ตัวเก็บประจุ $C_{ip1,2}$, $C_{is1,2,3}$ และตัวต้านทาน $R_{i1,2}$ ด้านอินพุตทำหน้าที่เป็นวงจรกรองแถบผ่านเพื่อแยกความถี่ที่ต้องการใช้งาน ส่วนด้านเอาต์พุตถูกออกแบบเป็นสายส่งเทียมนที่ประกอบด้วยตัวเก็บประจุแผ่นที่ขาเดรนต่อร่วมกับตัวเหนี่ยวนำ L_0 และตัวต้านทาน R_0 เพื่อให้มีแบนด์วิดท์กว้างรองรับกับช่วงความถี่ที่อยู่ห่างกัน วงจรเชื่อมต่อระหว่างภาคทำหน้าที่เป็นวงจรกรองแถบผ่านแถบคู่ประกอบด้วยตัวเก็บประจุแผ่นที่ขาเกตและเดรนต่อร่วมกับตัวเหนี่ยวนำ $L_{1,2,3}$ และตัวเหนี่ยวนำ C_2 โดยวงจรเรียงต่อกันเพื่อเพิ่มอัตราขยายจำนวน n ภาค

ผลการจำลองวงจรขยายรวมสองแถบความถี่ต่อเนื่องกัน ได้ผลที่สอดคล้องกับการวิเคราะห์ โดยผลตอบสนองทางความถี่ของวงจรที่แถบผ่านที่ 1 ความถี่ 2.4GHz มีอัตราขยายกำลังเท่ากับ 20dB แบนด์วิดท์ 0.5GHz สัดส่วนแบนด์วิดท์ต่อความถี่ศูนย์กลาง 20.8% มีค่าสะท้อนกลับด้านอินพุตน้อยกว่า -23dB และการประวิงเชิงกลุ่ม 0.75ns ส่วนของแถบผ่านที่ 2 ความถี่ 5GHz มีอัตราขยายกำลังเท่ากับ 19.4dB แบนด์วิดท์เท่ากับ 0.82GHz สัดส่วนแบนด์วิดท์ต่อความถี่ศูนย์กลาง 16.4% มีค่าสะท้อนกลับด้านอินพุตน้อยกว่า -17dB และการประวิงเชิงกลุ่ม 0.63ns มีกำลังงานย้อนกลับจากเอาต์พุตไปอินพุตทั้งสองพอร์ต ซึ่งมีค่าต่ำกว่า -60dB และ -50dB ที่ความถี่ 2.4GHz และ 5GHz ตามลำดับ โดยมีค่า 1dB ของพอร์ต P₃ เทียบกับพอร์ต P₁ ความถี่ 2.4GHz ซึ่งมีค่าเท่ากับ -15dBm และพอร์ต P₃ เทียบกับพอร์ต P₂ ความถี่ 5GHz มีค่าเท่ากับ -19dBm

เอกสารอ้างอิง

- [1] P. K. Singh, S. Basu, and Y.-H. Wang, "Miniature dual-band filter using quarter wavelength stepped impedance resonators," IEEE Microw. Wireless Compon. Lett., vol. 18, no. 2, pp. 88–90, Feb. 2008.
- [2] M. Jiang, M.-H. Wu and J.-T. Kuo, "Parallel-coupled microstrip filters with over-coupled stages for multipurious suppression," in IEEE MTT-S Int. Microw. Symp. Dig., Long Beach, CA, Jun. 12–17, pp. 687–690, 2005.
- [3] K.-C. Lin, C.-F. Chang, M.-C. Wu and S.-J. Chung, "Dual-bandpass filters with serial configuration using LTCC technology," IEEE Trans. Microw. Theory Tech., vol. 54, no. 6, pp. 2321–2328, June. 2006.

- [4] Han, S., X.-L. Wang, Y. Fan, Z. Yang, and Z. He, "The generalized Chebyshev substrate integrated waveguide diplexer," *Progress In Electromagnetics Research*, Vol. 73, 29–38, 2007.
- [5] Strassner, B. and K. Chang, "Wide-band low-loss high-isolation microstrip periodic-stub diplexer for multiple-frequency applications," *IEEE Trans. Microw. Theory Tech.*, Vol. 49, 1818–1820, 2001.
- [6] J. S. Hong, M. J. Lancaster, *Microstrip Filter for RF/Microwave Applications*, New York:Wiley, pp. 235-271, 2001.
- [7] S.K. Banerjee and K. Rajamani, "Closed Form Solutions for Delta-Star and Star-Delta Conversions of Reliability Networks," *IEEE Transactions on Reliability*, Vol. R-25, Issue: 2, pp. 118–1119, June 1976.
- [8] A. Worapishet, I. Roopkom, and W. Surakamponorn, "Performance analysis and design of triple-resonance interstage peaking for wideband cascaded CMOS amplifiers," *IEEE Trans.Circuits Syst. I, Reg.Papers*, vol. 54, no. 6, pp. 1189–1203, June, 2007.
- [9] S. Galal and B. Razavi, "40-Gb/s amplifier and ESD protection circuit in 0.18-um CMOS technology," *IEEE J. Solid-State Circuits*, vol. 39, no. 12, pp. 2389–2396, Dec. 2004.



วรวงศ์ ศิลพานธ์ สำเร็จการศึกษาระดับปริญญาโท จากมหาวิทยาลัยเทคโนโลยีมหานคร สาขาวิศวกรรมโทรคมนาคม ปัจจุบันเป็นอาจารย์ประจำภาควิชาวิศวกรรมโทรคมนาคม มหาวิทยาลัยเทคโนโลยีมหานคร



อิทธิพัฒน์ รุปกม สำเร็จการศึกษาระดับปริญญาเอกจากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง งานวิจัยเน้นด้านวงจรรขยายแบนด์วิดท์กว้าง ปัจจุบันเป็นอาจารย์ประจำคณะวิศวกรรมศาสตร์และเทคโนโลยีอุตสาหกรรม มหาวิทยาลัยราชภัฏเพชรบุรี