

การวิเคราะห์อัตราขยายไฟตรงของวงจรแอ็คทีฟอาร์ซีบันไดแบบปลายคู่

Analysis of DC Gain of Fully-Differential Ladder Active-RC Filters

นิพนธ์ สีนินแท้ , ชัยรัตน์ อุปถัมภ์เกื้อกุล

บัณฑิตศึกษา สาขาวิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีมหานคร กรุงเทพฯ 10530

Email: srinintae@gmail.com, chairatu@kmutnb.ac.th

และ จิรยุทธ์ มัทธนกุล

ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีมหานคร กรุงเทพฯ 10530

Email: jirayut@mut.ac.th

Manuscript received November 12, 2016,

Revised December 7, 2016.

บทคัดย่อ

ในอุดมคติอัตราขยายไฟตรงในโหมดผลต่างของวงจรแอ็คทีฟอาร์ซีบันไดแบบปลายคู่จะมีค่าเท่ากับ 0.5 (หรือ -0.6 dB) อย่างไรก็ตามด้วยข้อจำกัดของอัตราขยายของออปแอมป์ค่าอัตราขยายดังกล่าวในทางปฏิบัติจะมีค่าต่ำกว่า 0.5 เสมอ บทความนี้จะนำเสนอการวิเคราะห์หาค่าอัตราขยายไฟตรงในโหมดผลต่างของวงจรกรองแอ็คทีฟอาร์ซีบันไดแบบปลายคู่โดยผลการวิเคราะห์จะถูกลดรูปให้ง่ายขึ้นเพื่อให้ผู้ออกแบบสามารถนำไปใช้ได้อย่างสะดวกขึ้น

คำสำคัญ: การวิเคราะห์อัตราขยายไฟตรง, วงจรกรองแอ็คทีฟอาร์ซีแบบปลายคู่สองด้าน, ออปแอมป์คาสโคดแบบพับ

ABSTRACT

Ideally differential-mode (DM) DC gain of a fully-differential (FD) ladder active-RC filter is 0.5 (or -0.6 dB). However in practice, due to limited gain of op amps, such a gain is always less than 0.5. In this paper, analysis of the DM DC gain of FD ladder active-RC filter is presented in which the result is simplified such that it can be used more conveniently.

Keywords: DC gain analysis, fully-differential active-

RC filters, fully-differential cascode op amp.

1. บทนำ

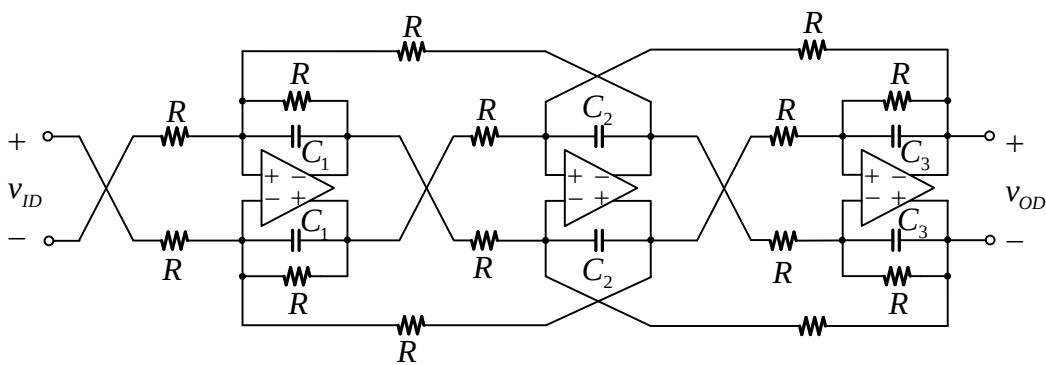
วงจรกรองรวมสัญญาณต่อเนื่อง (integrated continuous-time filter) เป็นวงจรที่นำไปใช้งานอย่างกว้างขวางในวงจรรวมสัญญาณแอนะล็อก (analog integrated circuit) วงจรรวมสัญญาณผสม (mixed signal integrated circuit) รวมทั้งวงจรแปลงสัญญาณแอนะล็อกเป็นดิจิทัล (analog to digital converter) และวงจรแปลงสัญญาณดิจิทัลเป็นแอนะล็อก (digital to analog converter) นอกจากนี้โครงสร้างของวงจรกรองรวมสัญญาณต่อเนื่องที่เป็นมาตรฐานในปัจจุบันคือโครงสร้างแบบปลายคู่สองด้าน (fully differential) ซึ่งจะมีข้อได้เปรียบมากกว่าโครงสร้างแบบปลายเดี่ยว (singled ended) ในหลายด้าน อาทิ การทนทานต่อสัญญาณรบกวน พิสัยการสวิง และความเป็นเชิงเส้น

วงจรกรองสัญญาณต่อเนื่องที่ได้รับความนิยมมากที่สุดวงจรหนึ่งคือวงจรกรองแอ็คทีฟอาร์ซี (active RC filter) หรือวงจรกรองออปแอมป์อาร์ซี (op amp RC filter) ซึ่งประกอบ ด้วยออปแอมป์ต่อร่วมกับความต้านทานและตัวเก็บประจุ ทั้งนี้เพื่อให้ได้วงจรกรองที่มีความไวต่ำ (low sensitivity) ต่อความแปรปรวนของค่าอุปกรณ์ เรานิยามออกแบบวงจรกรองแอ็คทีฟโดยใช้วงจรกรองพาสซีฟบันได

ความต้านทานสิ้นสุดคู่ (doubly terminated ladder passive filter) มาเป็นต้นแบบโดยถ้าใช้วิธีการที่เรียกว่าการจำลองเลียนแบบการดำเนินงาน (operational simulation) เราจะได้วงจรกรองแอมป์ที่ฟาร์ซีแบบบันได (ladder active-RC filter) ปัจจัยประการสำคัญประการหนึ่งที่ทำให้ผลตอบสนองความถี่ (frequency response) ของวงจรกรองแอมป์ที่ไม่เป็นไปตามอุดมคติคือค่าอัตราขยายของออปแอมป์ที่จำกัด [1] – [4] ทั้งนี้การที่อัตราขยายมีค่าต่ำลงจากอุดมคติซึ่งเท่ากับ 0.5 นั้นจะทำให้ค่าการกระเพื่อม

สัมพันธ์ในย่านความถี่ผ่านมีค่ามากขึ้น

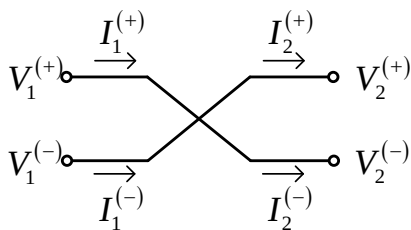
ในบทความนี้จะนำเสนอการวิเคราะห์อัตราขยายไฟตรง (DC gain) ในโหมดผลต่าง (differential-mode) ของวงจรกรองแอมป์ที่ฟาร์ซีบันไดแบบปลายคู่สองด้าน (fully-differential ladder active-RC filter) ในรูปที่ 1 โดยจะแสดงอัตราขยายดังกล่าวในรูปของฟังก์ชันของอัตราขยายทรานส์คอนดักแตนซ์ (transconductance gain) และเอาต์พุตคอนดักแตนซ์ (output conductance) ของออปแอมป์และค่าความต้านทานที่ใช้ในวงจร



รูปที่ 1 วงจรกรองแอมป์ที่ฟาร์ซีบันไดปลายคู่สองด้านอันดับ 3

2. การวิเคราะห์อัตราขยายไฟตรงในโหมดผลต่างของวงจรกรองแอมป์ที่ฟาร์ซีบันไดแบบปลายคู่สองด้าน

เราจะเห็นได้ว่าวงจรกรองผลต่างสองด้านในรูปที่ 1 มีการไขว้สลับ (cross couple) สายสัญญาณฝั่ง (+) และฝั่ง (-) ซึ่งจะทำให้เกิดการสลับเครื่องหมายสัญญาณแรงดันผลต่างและกระแสผลต่างดังนี้



รูปที่ 2 การไขว้สลับสายสัญญาณภายในวงจรปลายคู่สองด้าน

จากรูปที่ 2 ถ้าเรานิยามแรงดันผลต่าง (DM voltage) และกระแสผลต่าง (DM current)

$$V_{1d} = V_1^{(+)} - V_1^{(-)}$$

$$V_{2d} = V_2^{(+)} - V_2^{(-)}$$

และ

$$I_{1d} = I_1^{(+)} - I_1^{(-)}$$

$$I_{2d} = I_2^{(+)} - I_2^{(-)}$$

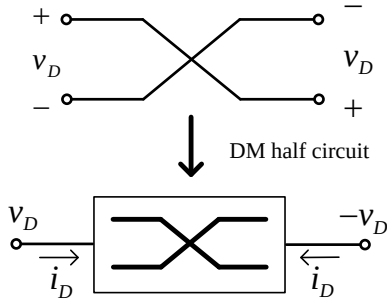
เราจะพบว่า

$$V_{2d} = -V_{1d}$$

และ

$$I_{2d} = -I_{1d}$$

ดังนั้นสามารถแสดงวงจรสมมูลสัญญาณผลต่าง (DM half circuit) ของวงจรในรูปที่ 2 ได้ดังแสดงรูปที่ 3 โดยจะใช้กล่องที่มีเครื่องหมาย X อยู่ภายในเป็นสัญลักษณ์ทางวงจรในโหมดผลต่างของการไขว้สลับสายสัญญาณในวงจรผลต่างสองด้าน



รูปที่ 3 วงจรสมมูลสัญญาณผลต่างของการสลับไขว้สาย

รูปที่ 4 แสดงวงจรสมมูลสัญญาณผลต่างของวงจรกรองบันได แอ็คทีฟพาสซีฟผลต่างสองด้านในรูปที่ 1 จากการวิเคราะห์ทั้งวงจรดังกล่าว (ดังรายละเอียดใน Appendix 1) เราจะได้สมการเมตริกซ์ต่อไปนี้

$$\mathbf{AV} = \mathbf{B}v_{id}$$

โดย

$$\mathbf{A} = \begin{bmatrix} \frac{G_m}{3} + G_o + \frac{7}{6}G & \frac{G_m - G}{3} & \frac{G}{2} \\ -\frac{G_m}{2} - \frac{G}{3} & G_o + \frac{7}{6}G & \frac{G_m + G}{2} \\ \frac{G}{2} & \frac{G - G_m}{2} & \frac{G_m}{2} + G_o + G \end{bmatrix}$$

$$\mathbf{V} = \begin{bmatrix} V_1 \\ V_2 \\ V_3 \end{bmatrix} \quad \mathbf{B} = \begin{bmatrix} (G_m - G)/3 \\ G/3 \\ 0 \end{bmatrix}$$

และ $G = 1/R$

เมื่อจัดรูปสมการเมตริกซ์ข้างบนเราจะได้

$$\mathbf{V} = \mathbf{A}^{-1}\mathbf{B}v_{id}$$

จาก $v_{OD} = V_3$ จากสมการข้างบนเราสามารถหาอัตราขยายไฟตรงของวงจรได้ดังนี้

$$\frac{v_{OD}}{v_{ID}} = A_{DC} = \frac{a_3 G_m^3 + a_2 G_m^2 + a_1 G_m + a_0}{b_3 G_m^3 + b_2 G_m^2 + b_1 G_m + b_0} \quad (1)$$

โดยที่

$$a_3 = 3R^3$$

$$a_2 = -6R^2$$

$$a_1 = -(12G_o R^2 + 15R)$$

$$a_0 = 18 + 12G_o R$$

และ

$$b_3 = 6R^3$$

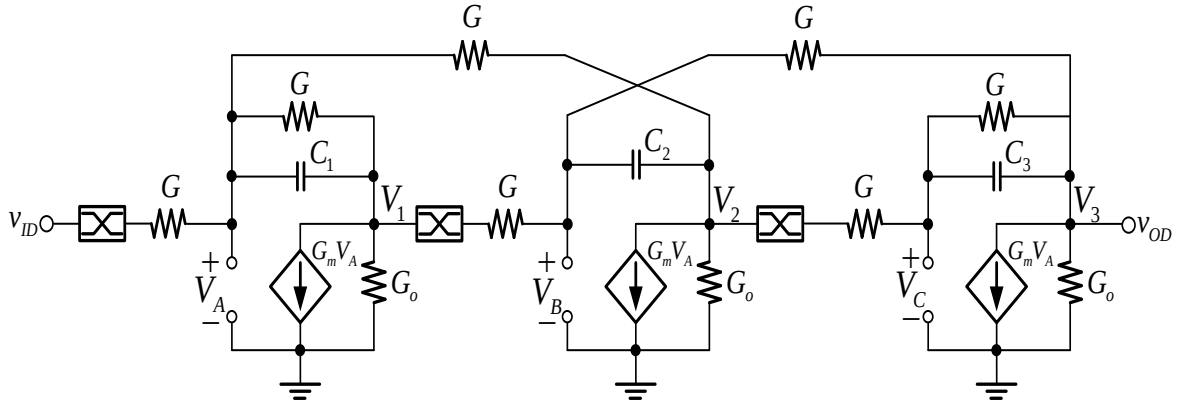
$$b_2 = 30R^2 + 21G_o R^3$$

$$b_1 = 30R + 66R^2 G_o + 30R^3 G_o^2$$

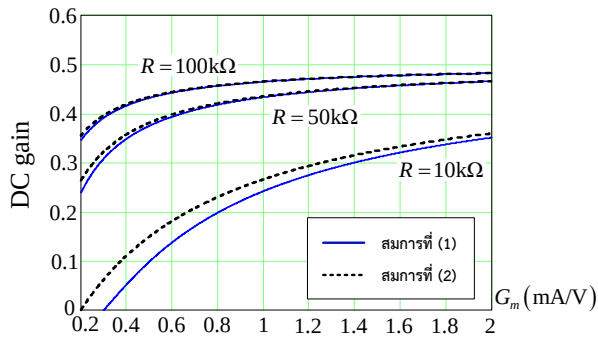
$$b_0 = 39 + 129RG_o + 120R^2 G_o^2 + 36R^3 G_o^3$$

จากการประมาณสมการที่ (1) ภายใต้เงื่อนไขว่า G_m มีค่าสูงกว่า G_o และ $1/R$ มาก ๆ เราจะได้

$$\frac{v_{OD}}{v_{ID}} = A_{DC} = 0.5 \left(\frac{G_m R - 2}{G_m R + 5 + 3.5G_o R} \right) \quad (2)$$



รูปที่ 4 วงจรสมมูลครี้งวงจรในโหมดผลต่างของวงจรในรูปที่ 1



รูปที่ 5 กราฟของสมการที่ (1) และ (2) เมื่อให้ $R = 10\text{ k}\Omega$, $50\text{ k}\Omega$ และ $100\text{ k}\Omega$ โดย G_m มีค่าอยู่ระหว่าง $0.2\text{ mA/V} - 2\text{ mA/V}$ และ $G_0 = 1\text{ }\mu\text{A/V}$

จากรูปที่ 5 เราจะเห็นได้ว่าการประมาณด้วยสมการที่ (2) ให้ผลที่ใกล้เคียงกับสมการที่ (1) มาก โดยเฉพาะอย่างยิ่งในกรณีที่อัตราขยายมีค่าสูงกว่า 0.4 ขึ้นไป

3. ผลการจำลองการทำงานและสรุป

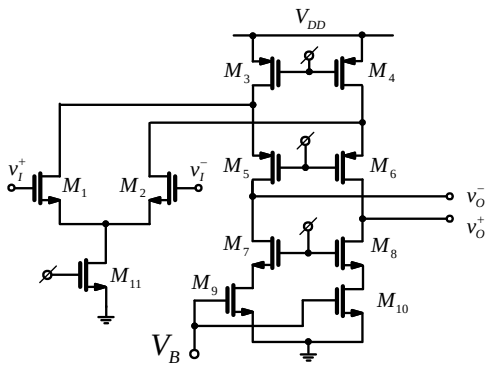
หัวข้อนี้แสดงการจำลองการทำงานของวงจรเพื่อทดสอบความแม่นยำของสมการเทียบกับผลทางปฏิบัติ วงจรที่ใช้คือวงจรกรองแอมป์ที่พาสซีฟแบบปลายคู่สองด้านอันดับสาม (รูปที่ 1) ที่ถูกออกแบบให้มีผลตอบสนองแบบเชบิเชฟ (Chebyshev) ที่มีแถบผ่าน (bandwidth) เท่ากับ 1 MHz และมีการกระเพื่อม (ripple) เท่ากับ

0.5 dB โดยออปแอมป์ที่เลือกใช้เป็นออปแอมป์คาสโคดแบบพับ (folded cascode) ดังแสดงในรูปที่ 6 ทั้งนี้ออปแอมป์ทุกตัวในวงจรจะถูกไบแอสด้วยวงจรควบคุมวงจรหนึ่ง ซึ่งจะให้ระดับของแรงดันเอาต์พุตของออปแอมป์ในสถานะสงบมีค่าเท่ากับครึ่งหนึ่งของแรงดันไฟเลี้ยง [5] โดยค่าพารามิเตอร์การออกแบบของออปแอมป์แสดงดังตารางที่ 1

การจำลองการทำงานเราจะทำการเปลี่ยนค่า R ภายในวงจรเพื่อดูผลของค่า R ที่มีต่อการทำงานของวงจรโดยเพื่อรักษาให้วงจรมีผลตอบสนองคงที่ เราจะทำการสเกลค่าตัวเก็บประจุเพื่อให้ค่าคงที่เวลา (time constant) ของวงจรไม่เปลี่ยนแปลง โดยค่าตัวเก็บประจุในวงจรสามารถคำนวณได้จากสมการที่ (3) และ (4)

$$C_1 = C_3 = \frac{2514\text{ nS}}{R} \quad (3)$$

$$C_2 = \frac{1745\text{ nS}}{R} \quad (4)$$



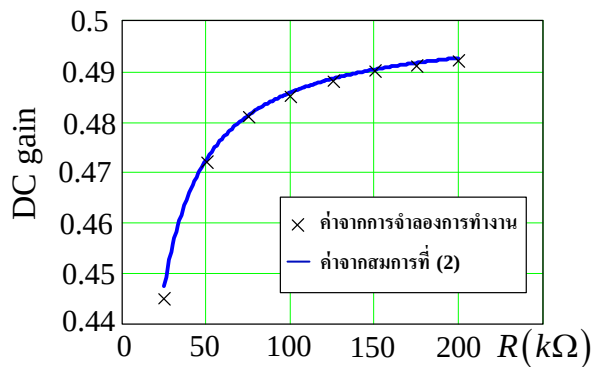
รูปที่ 6 ออปแอมป์แบบคาสโคดแบบพับ

ตารางที่ 1 ค่าพารามิเตอร์การออกแบบของออปแอมป์

Parameters	Values
Supply	1.5V
Bias Current [†]	400 μ A
(W/L) _{1,2}	120 μ m/0.6 μ m
(W/L) _{3,4}	70 μ m/0.8 μ m
(W/L) _{5,6}	55 μ m/0.4 μ m
(W/L) _{7,8,9,10}	40 μ m / 1.2 μ m
(W/L) ₁₁	150 μ m/0.6 μ m

[†] กระแสไบอัสของภาคหน้าของออปแอมป์ $I_{D(M11)} = 150\mu A$ และ

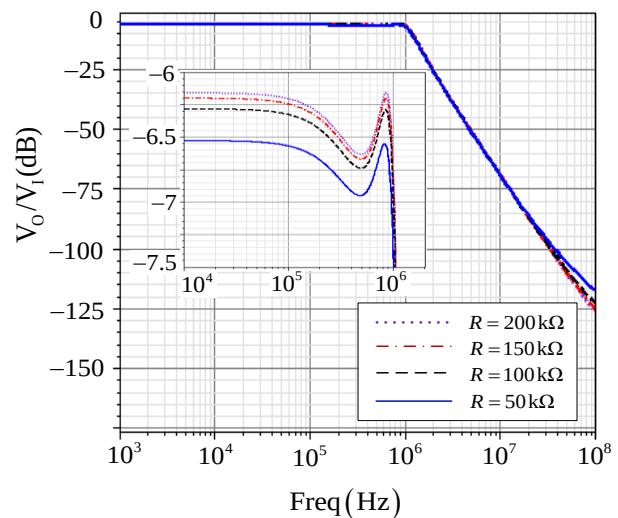
กระแสไบอัสของภาคหลังของออปแอมป์ $I_{D(M9)} + I_{D(M10)} = 250\mu A$



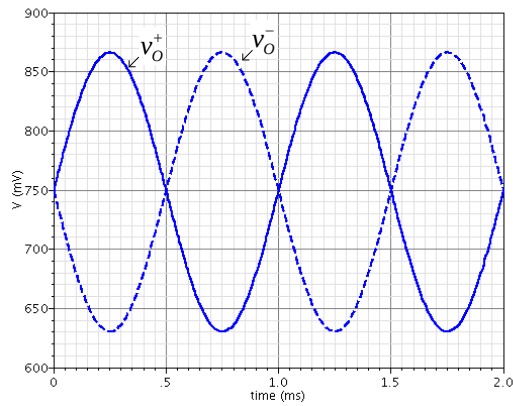
รูปที่ 7 อัตราขยายไฟตรงที่ได้จากการจำลองการทำงานที่ค่า R ต่างๆ เทียบกับค่าที่ได้จากสมการที่ (2)

รูปที่ 7 เปรียบเทียบค่าอัตราขยายที่ได้จากการจำลองการทำงานของวงจรตรงกับสมการที่ (2) เมื่อ $G_m = 2.5 \text{ mA/V}$ และ $G_o = 0.62 \mu A/V$ ซึ่งได้จากการจำลองผลการทำงานของออปแอมป์ที่ใช้ในโปรแกรมจำลองการทำงาน โดยเราพบว่าค่าอัตราขยายไฟตรงที่ได้จากการจำลองการทำงานมีความสอดคล้องกับผลจากสมการที่ (2) เป็นอย่างมากนั่นคือค่า R สูง ๆ จะทำให้อัตราขยายไฟตรงของวงจรมีค่าใกล้เคียง 0.5 ตามอุดมคติมากขึ้น นอกจากนี้จากรูปที่ 8 เราจะเห็นได้ว่าค่า R สูง ๆ ยังส่งผลให้วงจรมีผลตอบสนองความถี่เข้าใกล้อุดมคติมากขึ้นด้วย ที่เป็นเช่นนี้เนื่องจากค่า R สูงจะทำให้ผลแห่งภาระ (loading effect) ที่เกิดแก่ออปแอมป์ลดลง

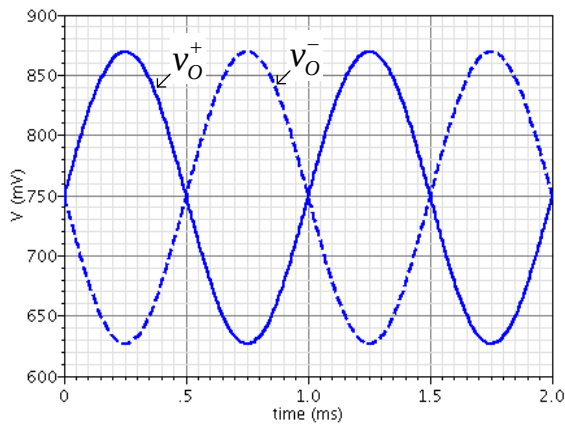
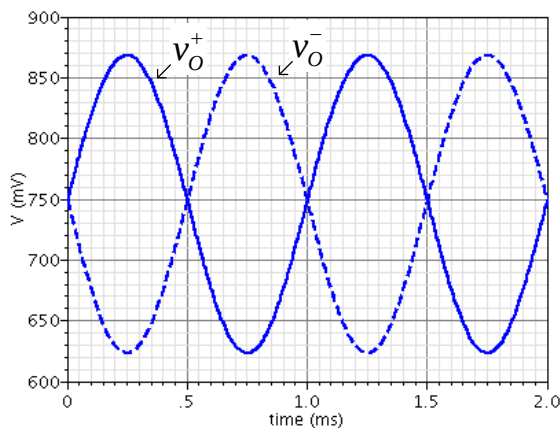
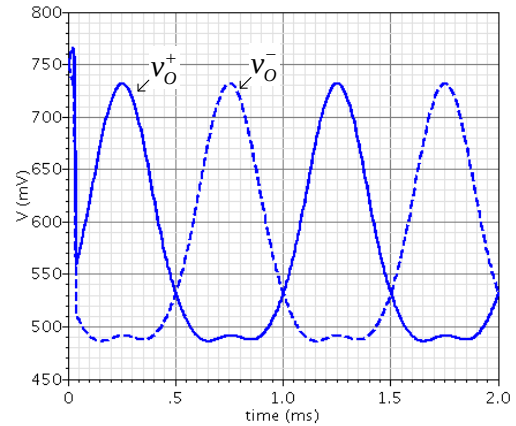
อย่างไรก็ตามจากผลการจำลองการทำงานเชิงเวลาในรูปที่ 9 จะเห็นได้ว่าในกรณีที่ค่า R มีค่าสูงเกินไปวงจรจะขาดเสถียรภาพและไม่สามารถทำงานได้อย่างถูกต้อง การขาดเสถียรภาพของวงจรมีเกิดจากผลตอบสนองในโหมดผลร่วม (common-mode response) ซึ่งเป็นเรื่องสำคัญที่ต้องนำมาพิจารณาในการออกแบบวงจรด้วย [6]



รูปที่ 8 ผลการตอบสนองเชิงความถี่ที่ได้จากการจำลองการทำงานกรณี R = 50kΩ, 100kΩ, 150kΩ และ 200kΩ โดยค่าตัวเก็บประจุในแต่ละกรณีเป็นไปตามสมการที่ (3) และ (4)

(a) $R=50k\Omega$

รูปที่ 9 ผลการตอบสนองเชิงเวลากรณี (a) $R=50k\Omega$,
(b) $R=100k\Omega$, (c) $R=150k\Omega$, (d) $R=200k\Omega$ (cont.)

(b) $R=100k\Omega$ (c) $R=150k\Omega$ (d) $R=200k\Omega$

รูปที่ 9 ผลการตอบสนองเชิงเวลากรณี (a) $R=50k\Omega$,
(b) $R=100k\Omega$, (c) $R=150k\Omega$, (d) $R=200k\Omega$

เอกสารอ้างอิง

- [1] D. Johns, K. W. Martin, "Analog integrated circuit design" University of Michigan, 1997.
- [2] PHILLIP E. ALLEN AND D. R. HOLBERG, "CMOS ANALOG CIRCUIT DESIGN", OUP USA, 2012.
- [3] B. Razavi, "Design of Analog CMOS Integrated Circuit" Los Angeles: University of California, 2001.
- [4] Y. P. Tividis, "Integrated Continuous-time filter design - An overview," *IEEE J. Solid-State Circuits*, vol. 29, no. 3, pp.166-176, March 1994.
- [5] C. Upathamkuekool, A. Jiraseree-amornkun, and J. Mahattanakul, "A Compensation Technique for Compact Low-Voltage Low-Power Active-RC Filters" *Proceedings of the 2010 IEEE International Symposium on Circuits and Systems (ISCAS 2010)*, Paris, France, pp. 3633-3636, May 2010.
- [6] C. Upathamkuekool and J. Mahattanakul, "Stability Analysis of Fully-Differential Active-RC Filters" *submitted to IET circuits, device and system*, 2016.

APPENDIX 1

จากวงจรในรูปที่ 4 เมื่อทำการวิเคราะห์ที่ KCL ที่โหนด $V_A - V_C$ และ $V_1 - V_3$ โดยใช้คุณลักษณะความสัมพันธ์ของแรงดันและกระแสในโหมดผลต่างของการไขว้สลับสายสัญญาณในรูปที่ 3 เราจะได้

$$G(V_i + V_A) + G(V_1 - V_A) + G(V_2 - V_A) = 0 \quad (A-1)$$

$$G(V_B + V_1) + G(V_B - V_3) = 0 \quad (A-2)$$

$$G(V_C + V_2) + G(V_C - V_3) = 0 \quad (A-3)$$

$$G(V_1 - V_A) + G(V_1 + V_B) + G_m V_A + G_o V_1 = 0 \quad (A-4)$$

$$G(V_2 - V_A) + G(V_2 + V_C) + G_m V_B + G_o V_2 = 0 \quad (A-5)$$

$$G(V_3 - V_C) + G(V_3 - V_B) + G_m V_C + G_o V_3 = 0 \quad (\text{A-6})$$

ตามลำดับ เมื่อทำการจัดรูปสมการ (A-1) จะได้

$$V_A = \frac{V_i + V_2 + V_1}{3}$$

ซึ่งเมื่อแทนค่าสมการข้างบนลงในสมการ (A-4) เราได้

$$\left(\frac{7G}{6} + \frac{G_m}{3} + G_o\right)V_1 + \left(\frac{G_m - G}{3}\right)V_2 + \left(\frac{G}{2}\right)V_3 = \frac{G_m - G}{3}V_i \quad (\text{A-7})$$

เมื่อทำการจัดรูปสมการ (A-2) จะได้

$$V_B = \frac{V_3 - V_1}{2}$$

ซึ่งเมื่อแทนค่าสมการข้างบนลงในสมการ (A-5) เราได้

$$\left(\frac{-G}{3} - \frac{G_m}{2}\right)V_1 + \left(\frac{7}{6}G + G_o\right)V_2 + \left(\frac{G + G_m}{2}\right)V_3 = \frac{G}{3}V_i \quad (\text{A-8})$$

เมื่อทำการจัดรูปสมการ (A-3) จะได้

$$V_C = \frac{V_3 - V_2}{2}$$

ซึ่งเมื่อแทนค่าสมการข้างบนลงในสมการ (A-6) เราได้

$$\frac{G}{2}V_1 + \left(\frac{G - G_m}{2}\right)V_2 + \left(G + \frac{G_m}{2} + G_o\right)V_3 = 0 \quad (\text{A-9})$$



นิพนธ์ สนิตแท้ สำเร็จการศึกษาระดับปริญญาโท สาขาวิศวกรรมไฟฟ้า จากมหาวิทยาลัยราชภัฏรำไพพรรณี ในปี พ.ศ. 2557 ปัจจุบันกำลังศึกษาระดับปริญญาเอก สาขาวิศวกรรมไฟฟ้า แขนงอิเล็กทรอนิกส์ มหาวิทยาลัยเทคโนโลยีมหานคร งานวิจัยเน้นด้านการวิเคราะห์วงจรและการออกแบบวงจรนาฬิกา



ชัยรัตน์ อุปถัมภ์เกื้อกุล สำเร็จการศึกษาระดับปริญญาตรี สาขาวิศวกรรมไฟฟ้า จากมหาวิทยาลัยพระจอมเกล้าพระนครเหนือ ในปี พ.ศ. 2550 สำเร็จการศึกษาระดับปริญญาโท สาขาวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีมหานคร ในปี พ.ศ. 2554 และปัจจุบันกำลังศึกษาระดับปริญญาเอก สาขาวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีมหานคร งานวิจัยเน้นทางด้านการวิเคราะห์และออกแบบวงจรรวม



ศ.ดร.จिरยุทธ์ มหัทธงกุล สำเร็จการศึกษาระดับปริญญาตรี สาขาวิศวกรรมอิเล็กทรอนิกส์ จากสถาบันเทคโนโลยีพระจอมเกล้าคุณทหารลาดกระบัง ในปี พ.ศ. 2532 ระดับปริญญาโท สาขาวิศวกรรมไมโครอิเล็กทรอนิกส์ จาก Florida Institute of Technology ในปี 2534 และระดับปริญญาเอก สาขาวิศวกรรมไฟฟ้าจาก Imperial College London ในปี 2540 ปัจจุบันดำรงตำแหน่งรองอธิการบดีฝ่ายวิชาการ มหาวิทยาลัยเทคโนโลยีมหานคร มีความสนใจทางด้านการออกแบบวงจรรวม (Integrated Circuit Design)