

วงจรสายพานกระแสที่ควบคุมด้วยวิธีทางดิจิทัลและการประยุกต์ใช้งาน เป็นวงจรกรองความถี่แถบผ่าน

Digitally Controlled Current Conveyor and Application to Band-Pass Filter

ประจวบ ปวรังกูร

ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีมหานคร

140 ถนนเชื่อมสัมพันธ์ เขตหนองจอก กรุงเทพฯ 10530

E-mail: prajuab@mut.ac.th

Manuscript received February 10, 2013

Revised April 24, 2013

บทคัดย่อ

บทความนี้นำเสนอการสร้างวงจรสายพานกระแสที่ควบคุมด้วยวิธีทางดิจิทัลโดยใช้ทรานซิสเตอร์มอสเฟต วงจรที่นำเสนอใช้วงจรซิมอสทรานส์ลิเนียร์รูปเป็นภาคอินพุตทำให้สามารถควบคุมค่าความต้านทานที่ขั้ว X ได้ และใช้วงจรสะท้อนกระแสที่ถูกควบคุมด้วยสวิทช์ทรานซิสเตอร์เป็นภาคเอาต์พุตทำให้ค่าอัตราขยายกระแสระหว่างขั้ว Z และขั้ว X สามารถควบคุมค่าได้ด้วยวิธีทางดิจิทัล วงจรที่นำเสนอถูกออกแบบโดยใช้เทคโนโลยีซิมอสแบบ TSMC $0.35\mu\text{m}$ และสามารถทำงานได้ที่แหล่งจ่ายไฟเลี้ยง $\pm 1.5\text{V}$ ในบทความนี้ยังได้นำเสนอถึงการนำเอาวงจรสายพานกระแสที่ควบคุมด้วยวิธีทางดิจิทัลนี้ไปประยุกต์ใช้งานในการสร้างเป็นวงจรกรองความถี่แถบผ่านด้วย จากผลจำลองการทำงานของวงจรโดยใช้โปรแกรม PSPICE สามารถยืนยันถึงสมรรถนะของวงจรสายพานกระแสที่ควบคุมด้วยวิธีทางดิจิทัลและการประยุกต์ใช้งานของมันได้เป็นอย่างดี

คำสำคัญ: วงจรสายพานกระแส, วงจรกรองความถี่, ทรานซิสเตอร์มอสเฟต, วงจรทรานส์ลิเนียร์รูป

ABSTRACT

This paper presents a realization of the CMOS digitally controlled second-generation current conveyor (DCCCII). Using a CMOS translinear loop as input stage, the input resistance at X -terminal of the proposed DCCCII can be controlled. The output stage is realized using switch-controlled current mirrors. Therefore, the current gain between terminals X and Z of this DCCCII is programmable through digital control word. The proposed DCCCII is designed using $0.35\mu\text{m}$ CMOS TSMC process to be operated from a supply voltage of $\pm 1.5\text{V}$. As an application, the digitally programmable band-pass filter using the proposed DCCCII is given. PSPICE simulation confirms the performance of the proposed DCCCII and its application.

Keywords: Current conveyor, Filter, MOSFET, Translinear loop

1. บทนำ

วงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้ (Second-generation current conveyor with controlled current gain : KCCII) เป็นอุปกรณ์แอคทีฟที่สามารถนำไปประยุกต์ใช้ในการสร้างวงจรอิเล็กทรอนิกส์ต่าง ๆ ที่สำคัญได้อย่างมากมาย อาทิเช่น ใช้ในการสร้างเป็นวงจรกรองความถี่ [1] – [2] ใช้ในการสร้างเป็นวงจรกำเนิดสัญญาณ [3] – [4] และใช้ในการสร้างเป็นวงจรเลียนแบบตัวอิมพีแดนซ์ [4] – [5] เป็นต้น ข้อดีของการใช้ KCCII มาสร้างเป็นวงจรอิเล็กทรอนิกส์ต่าง ๆ ดังตัวอย่างที่กล่าวมาข้างต้นก็คือ จะทำให้วงจรที่สร้างขึ้นนั้น ๆ สามารถปรับค่าพารามิเตอร์ประจำที่สำคัญ เช่น ค่าความถี่ตัดของวงจรกรองความถี่ (f_c) ค่าความถี่ของวงจรกำเนิดสัญญาณ (f_0) และค่าอิมพีแดนซ์ (Z_{in}) ของวงจรเลียนแบบตัวอิมพีแดนซ์ได้ ด้วยการควบคุมที่ค่าอัตราขยายกระแสที่เกิดขึ้นระหว่างขั้ว Z และขั้ว X ซึ่งค่าอัตราขยายกระแสนี้จะมีค่าขึ้นกับแหล่งจ่ายกระแสหรือแหล่งจ่ายแรงดันที่อยู่ภายในตัวของ KCCII เอง จึงส่งผลให้เราสามารถควบคุมค่าพารามิเตอร์ของวงจรที่สร้างขึ้นเหล่านี้ได้ด้วยวิธีการทางอิเล็กทรอนิกส์

ที่ผ่านมาได้มีการนำเสนอโครงสร้างของวงจรสายพานกระแสที่ปรับค่าอัตราขยายกระแสได้ไว้หลากหลายรูปแบบ ดังเช่น ตัวอย่างใน [3], [6] – [7] โดย KCCII ใน [6] ถูกสร้างขึ้นจากการนำเอา โอ ป แอม ปี มา ประกอบ เข้า กับ โอ ที เอ (Operational transconductance amplifier : OTA) และปรับค่าอัตราขยายกระแสของ KCCII นี้ด้วยกระแสไบแอสของ OTA ใน [3] KCCII ถูกออกแบบขึ้นโดยการนำเอาวงจรทรานส์ลิเนียร์รูปมาประกอบเข้ากับวงจรขยายกระแสและใช้ทรานซิสเตอร์ไบโพลาร์ในการสร้างเป็นวงจรทั้งหมด การปรับค่าอัตราขยายกระแสของ KCCII นี้สามารถทำได้โดยการเปลี่ยนค่าอัตราส่วนของแหล่งจ่ายกระแสสองตัวที่อยู่ภายในส่วนของวงจรขยายกระแส สำหรับ KCCII ใน [7] จะใช้หลักการออกแบบวงจรที่ประกอบด้วยวงจรขยายผลต่างที่มีการป้อนกลับแบบลบต่อเข้ากับวงจรขยายกระแสโดยใช้ทรานซิสเตอร์มอสเฟตมาสร้างเป็นวงจรทั้งหมด และค่าอัตราขยายกระแสของ KCCII นี้ขึ้นกับอัตราส่วนของแหล่งจ่ายกระแสสองตัวที่อยู่ภายใน KCCII จากตัวอย่างของ KCCII ดังที่กล่าวมาจะเห็นว่าการปรับค่าอัตราขยายกระแสของ KCCII เหล่านี้กระทำได้โดยการปรับเปลี่ยนที่ค่าของแหล่งจ่ายกระแสที่อยู่ภายในตัวของ KCCII

ด้วยการควบคุมในรูปแบบแอนะล็อก

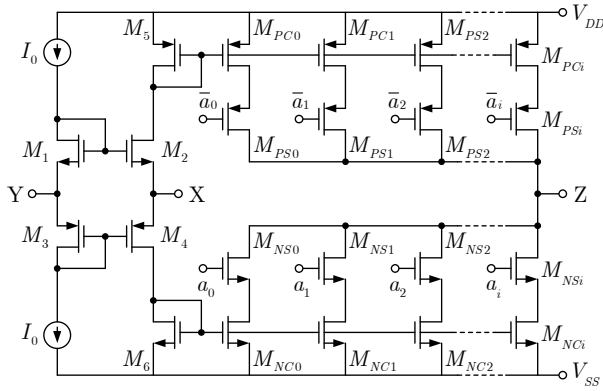
อย่างไรก็ตามในปัจจุบันการควบคุมค่าพารามิเตอร์ของวงจรอิเล็กทรอนิกส์ต่าง ๆ มีแนวโน้มจะเป็นไปในรูปแบบดิจิทัล [8-11] เพิ่มมากขึ้นเรื่อย ๆ ซึ่งการควบคุมแบบดิจิทัลนี้จะกระทำได้ง่ายมากเมื่อมีการเชื่อมต่อวงจรอิเล็กทรอนิกส์ต่าง ๆ เข้ากับหน่วยประมวลสัญญาณดิจิทัล (Digital signal processing unit : DSP) จากเหตุผลดังกล่าวจึงได้มีการนำเสนอวงจรสายพานกระแสที่ควบคุมด้วยวิธีทางดิจิทัล (Digitally controlled second-generation current conveyor : DCCII) [9-11] ขึ้น เพื่อที่จะได้นำเอาไปประยุกต์ใช้ในการสร้างวงจรอิเล็กทรอนิกส์ต่าง ๆ ที่มีคุณสมบัติของการควบคุมค่าพารามิเตอร์ในรูปแบบดิจิทัลได้ โดยใน [9] นำเสนอ DCCII ที่ใช้โครงข่ายแบ่งกระแส (Current division network : CDN) เป็นตัวควบคุมอัตราขยายกระแส ซึ่งภายใน CDN ก็จะประกอบด้วยเซลล์แบ่งกระแส (Current division cell : CDC) จำนวน n เซลล์อยู่ภายใน CDN นอกจากนี้ค่า n ยังแสดงให้เห็นถึงจำนวนบิต (Bit) ที่จะต้องนำมาใช้ในการควบคุมค่าอัตราขยายกระแสของ DCCII อีกด้วย แต่เนื่องด้วยโครงสร้างที่ยู่ยากซับซ้อนของ DCCII ใน [9] นี้จึงได้มีผู้เสนอ DCCII ที่มีโครงสร้างที่ง่ายกว่าดังเช่นใน [10] – [11] โดย DCCII ใน [10] – [11] ถูกออกแบบขึ้นจากการนำเอาวงจรขยายผลต่างที่มีการป้อนกลับแบบลบมาประกอบเข้ากับวงจรสะท้อนกระแสที่ถูกควบคุมด้วยสวิตช์ทรานซิสเตอร์ ทำให้ DCCII แบบนี้มีโครงสร้างที่ไม่ยุ่งยากซับซ้อนจึงเหมาะสำหรับนำไปประยุกต์ใช้งานได้ง่าย

จากเหตุผลดังกล่าวทำให้บทความนี้มีจุดประสงค์ที่จะนำเสนอถึง DCCII ที่มีโครงสร้างอย่างง่ายอีกรูปแบบหนึ่ง เพื่อให้ได้เป็นอีกทางเลือกหนึ่งสำหรับการนำไปประยุกต์ใช้งาน สำหรับ DCCII ที่จะนำเสนอนี้สร้างขึ้นโดยใช้วงจรซิมอสทรานส์ลิเนียร์รูป (Translinear loop) เป็นภาคอินพุตซึ่งเป็นที่ทราบกันว่าจะทำให้สามารถควบคุมค่าความต้านทานอินพุตที่ขั้ว X ได้ [12] – [13] และใช้วงจรสะท้อนกระแสที่ถูกควบคุมด้วยสวิตช์ทรานซิสเตอร์มาเป็นตัวกำหนดค่าอัตราขยายกระแสระหว่างกระแสที่ขั้ว Z และขั้ว X วงจรที่นำเสนอนี้ออกแบบโดยใช้ทรานซิสเตอร์ซิมอสทั้งหมด และถูกตรวจสอบสมรรถนะในการทำงานและการนำไปประยุกต์ใช้สร้างเป็นวงจรกรองความถี่แถบผ่านด้วยโปรแกรม PSPICE

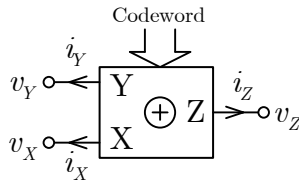
2. วงจรที่นำเสนอ

2.1 วงจรสายพานกระแสที่ควบคุมด้วยวิธีทางดิจิทัล

DCCCII ที่นำเสนอในบทความนี้มีโครงสร้างและสัญลักษณ์ของวงจรเป็นดังแสดงในรูปที่ 1(ก) และ 1(ข) ตามลำดับ โครงสร้างของ DCCCII นี้เกิดจากการนำเอาวงจรทรานส์ลิเนียร์รูป ($M_1 - M_4$) [12-13] มาประกอบเข้ากับวงจรสะท้อนกระแสที่ถูกควบคุมด้วยสวิตช์ทรานซิสเตอร์ชุดที่หนึ่ง ($M_5, M_{PC0} - M_{PCi}, M_{PS0} - M_{PSi}$) และชุดที่สอง ($M_6, M_{NC0} - M_{NCi}, M_{NS0} - M_{NSi}$) [10] ซึ่งวงจรสะท้อนกระแสทั้งสองชุดนี้เป็นวงจรคู่ประกอบร่วมกัน



(ก)



(ข)

รูปที่ 1 DCCCII (ก) โครงสร้าง (ข) สัญลักษณ์

ความสัมพันธ์ระหว่างกระแสและแรงดันที่ขั้วต่าง ๆ ของ DCCCII นี้จะมีค่าเป็นดังสมการ (1)

$$\begin{bmatrix} i_Y \\ v_X \\ i_Z \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 \\ 1 & r_X & 0 \\ 0 & +K & 0 \end{bmatrix} \begin{bmatrix} v_Y \\ i_X \\ v_Z \end{bmatrix} \quad (1)$$

โดยที่ r_X คือ ค่าความต้านทานอินพุตที่ขั้ว X

K คือ ค่าอัตราขยายระหว่างกระแสที่ขั้ว Z และขั้ว X ส่วนเครื่องหมาย + แสดงถึงทิศทางกระแสไหลของกระแสที่ขั้ว X และขั้ว Z คือ ถ้ากระแสที่ขั้ว X ไหลเข้าตัว DCCCII กระแสที่ขั้ว Z ก็จะไหลเข้าตัว DCCCII ด้วย หรือถ้ากระแสที่ขั้ว X ไหลออกจากตัว DCCCII กระแสที่ขั้ว Z ก็จะไหลออกจากตัว DCCCII ด้วย

การใช้วงจรซีมอสทรานส์ลิเนียร์รูปมาเป็นภาคอินพุตของ DCCCII นี้จะทำให้เกิดข้อดี คือ เราสามารถที่จะควบคุมค่า r_X ให้มีค่าน้อยเพื่อทำให้ DCCCII นี้มีคุณสมบัติเข้าใกล้วงจรสายพานกระแสรุ่นที่สอง (Second-generation current conveyor : CCII) ที่เป็นอุดมคติ ($r_X = 0$) หรือจะควบคุมให้ r_X นี้เป็นเสมือนตัวต้านทานที่สามารถปรับค่าความต้านทานได้เพื่อใช้งานเป็นตัวต้านทานแทนการต่อตัวต้านทานแบบพาสซีฟที่ขั้ว X ก็ได้ โดย r_X นี้จะมีค่าขึ้นกับกระแส I_0 ตามสมการ (2) [12] – [13]

$$r_X = \frac{1}{\sqrt{16\beta I_0}} \quad (2)$$

$$\text{โดยที่ } \beta = \frac{k_n}{2} \left(\frac{W}{L} \right)_2 = \frac{k_p}{2} \left(\frac{W}{L} \right)_4$$

k_n และ k_p คือ ค่าพารามิเตอร์ส่งผ่านความนำใน

กระบวนการผลิตของ NMOS และ PMOS ตามลำดับ

W และ L คือ ค่าขนาดความกว้างและความยาวของทรานซิสเตอร์ ตามลำดับ

ส่วนการใช้วงจรสะท้อนกระแสที่ถูกควบคุมด้วยสวิตช์ทรานซิสเตอร์เป็นภาคเอาต์พุตของ DCCCII นี้จะทำให้ได้ความสัมพันธ์ระหว่างกระแสที่ขั้ว Z และขั้ว X มีค่าเป็น

$$i_Z = \left(\sum_{i=0}^{i=n-1} a_i k_i \right) i_X \quad (3)$$

โดยที่ n คือ จำนวนบิตควบคุม

a_i คือ ตำแหน่งบิตควบคุม

$$k_i = \frac{(W/L)_{PCi}}{(W/L)_5} = \frac{(W/L)_{NCi}}{(W/L)_6} \quad \text{คือ อัตราส่วนของขนาด}$$

ทรานซิสเตอร์ M_{PCi} ต่อ M_5 และ M_{NCi} ต่อ M_6

ดังนั้นค่าอัตราขยายกระแส (K) ของ DCCCII นี้จะแสดงได้ดังสมการ (4)

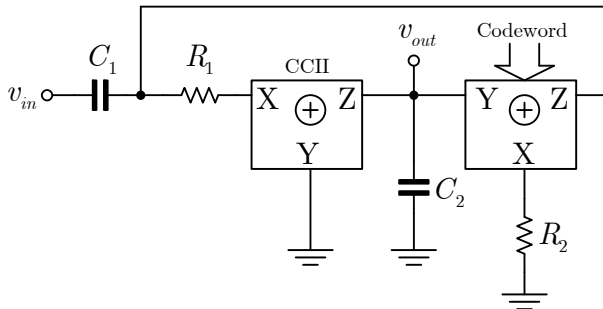
$$K = \frac{i_Z}{i_X} = \sum_{i=0}^{i=n-1} a_i k_i \quad (4)$$

อย่างไรก็ตามถ้าเราพิจารณาผลกระทบที่เกิดจากกระบวนการสร้างทรานซิสเตอร์ลงบนไอซี ซึ่งอาจจะทำให้เกิดค่าความผิดพลาดของอัตราส่วนของขนาดทรานซิสเตอร์ M_{PCi} ต่อ M_5 และ M_{NCi} ต่อ M_6 ขึ้นได้ ก็จะทำให้ค่า K มีความคลาดเคลื่อนไปจากสมการ (4) เป็น

$$K' = \sum_{i=0}^{i=n-1} \varepsilon_i a_i k_i \quad (5)$$

โดยที่ ε_i คือ ค่าความผิดพลาดของอัตราส่วนของขนาดทรานซิสเตอร์ M_{PCi} ต่อ M_5 และ M_{NCi} ต่อ M_6 ซึ่งในทางอุดมคติ ε_i นี้จะมีค่าเท่ากับหนึ่ง

2.2 วงจรกรองความถี่แถบผ่านที่ปรับค่าได้ด้วยวิธีทางดิจิทัล



รูปที่ 2 วงจรกรองความถี่แถบผ่านที่ปรับค่าได้ด้วยวิธีทางดิจิทัล

ในหัวนี้จะนำเสนอตัวอย่างของการประยุกต์ใช้ DCCCII มาสร้างเป็นวงจรกรองความถี่แถบผ่านที่ปรับค่าได้ด้วยวิธีทางดิจิทัล ดังแสดงในรูปที่ 2 โดยโครงสร้างหลักของวงจรที่นำเสนอในบทความนี้ดัดแปลงมาจากวงจรในบทความ [14] ซึ่งวงจรในรูปที่ 2

ประกอบด้วย CCII 1 ตัว DCCCII 1 ตัว ตัวต้านทาน 2 ตัว และตัวเก็บประจุอีก 2 ตัว เพื่อความสะดวกในการวิเคราะห์วงจรจะสมมติให้ DCCCII และ CCII เป็นอุดมคติ ($r_X = 0$) ก่อนเมื่อทำการวิเคราะห์วงจรในรูปที่ 2 จะได้ความสัมพันธ์ระหว่างเอาต์พุต v_{out} กับอินพุต v_{in} เป็น

$$\frac{v_{out}}{v_{in}} = \frac{-\frac{s}{C_2 R_1}}{s^2 + s \frac{1}{C_1 R_1} + \frac{K}{C_1 C_2 R_1 R_2}} \quad (6)$$

จากสมการ (6) แสดงให้เห็นว่าวงจรในรูปที่ 2 นี้มีคุณสมบัติเป็นวงจรกรองความถี่แถบผ่านที่มีค่าความถี่ศูนย์กลาง (f_0) ค่าตัวประกอบคุณภาพ (Q) และค่าอัตราขยาย (H_0) เป็นดังสมการ (7), (8) และ (9) ตามลำดับ

$$f_0 = \frac{1}{2\pi} \cdot \sqrt{\frac{K}{C_1 C_2 R_1 R_2}} \quad (7)$$

$$Q = \sqrt{\frac{K C_1 R_1}{C_2 R_2}} \quad (8)$$

$$H_0 = -\frac{C_1}{C_2} \quad (9)$$

เมื่อพิจารณาจากสมการ (7) และ (8) จะเห็นว่าค่าพารามิเตอร์ f_0 และ Q มีค่าขึ้นกับค่า K ของ DCCCII ดังนั้นเราจึงสามารถปรับเปลี่ยนค่าพารามิเตอร์ดังกล่าวได้ด้วยวิธีทางดิจิทัลตามที่ต้องการ

อย่างไรก็ตามถ้าเราพิจารณาถึงผลกระทบที่เกิดจาก r_X ของ CCII และ DCCCII (โดยในที่นี้สมมติว่า CCII และ DCCCII มีค่าความต้านทานอินพุตที่เข้า X เท่ากับ r_X ทั้งคู่) ประกอบร่วมกับค่าความผิดพลาดของอัตราส่วนของขนาดทรานซิสเตอร์ M_{PCi} ต่อ M_5 และ M_{NCi} ต่อ M_6 ของ DCCCII ที่มีต่อค่าพารามิเตอร์ f_0 และ Q ก็จะทำให้ค่าพารามิเตอร์ทั้งสองนี้เกิดความคลาดเคลื่อนไปเป็น

$$f_0' = \frac{1}{2\pi} \cdot \sqrt{\frac{K'}{C_1 C_2 (R_1 + r_X)(R_2 + r_X)}} \quad (10)$$

$$Q' = \sqrt{\frac{K' C_1 (R_1 + r_X)}{C_2 (R_2 + r_X)}} \quad (11)$$

3. ผลจำลองการทำงานของวงจร

เพื่อยืนยันถึงสมรรถนะในการทำงานของ DCCCII ที่นำเสนอ จึงได้จำลองการทำงานวงจรในรูปที่ 1(ก) ด้วยโปรแกรม PSPICE โดยกำหนดให้แรงดันไฟเลี้ยงของวงจร (V_{DD}, V_{SS}) เท่ากับ $\pm 1.5V$, กระแสไบแอส (I_0) มีค่าเท่ากับ $100\mu A$ และในบทความนี้จะใช้จำนวนบิตในการควบคุมค่าอัตราขยายกระแสเท่ากับ 3 บิต สำหรับเทคโนโลยีพารามิเตอร์ของทรานซิสเตอร์ ซิมอสที่ใช้เป็นแบบ TSMC $0.35\mu m$ [15] โดยขนาดของทรานซิสเตอร์ทั้งหมดที่นำมาสร้างเป็น DCCCII มีค่าเป็นไปตามที่แสดงไว้ในตารางที่ 1

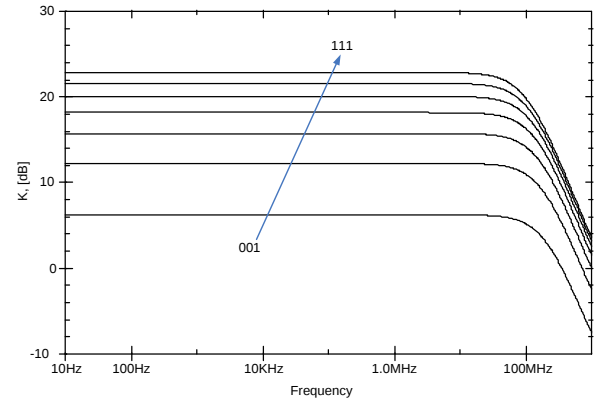
ตารางที่ 1 ขนาดของทรานซิสเตอร์

Transistors	$W(\mu m) / L(\mu m)$
M_1, M_2	10 / 0.35
M_3, M_4	30 / 0.35
M_5	18 / 0.4
M_6	6 / 0.7
$M_{NS0} - M_{NS2}$	10 / 0.35
$M_{PS0} - M_{PS2}$	30 / 0.35
M_{NC0}	12 / 0.7
M_{NC1}	24 / 0.7
M_{NC2}	48 / 0.7
M_{PC0}	36 / 0.4
M_{PC1}	72 / 0.4
M_{PC2}	144 / 0.4

ทำการจำลองการทำงานเพื่อดูผลของการควบคุมค่าอัตราขยายกระแสของ DCCCII ด้วยวิธีทางดิจิทัล โดยกำหนดให้บิตควบคุมมี

ค่าตั้งแต่ 001 จนถึง 111 จะได้ผลจำลองการทำงานเป็นดังแสดงในรูปที่ 3

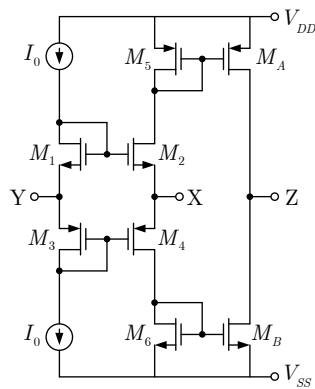
จากผลจำลองการทำงานในรูปที่ 3 แสดงให้เห็นว่าเราสามารถปรับเปลี่ยนค่าอัตราขยายกระแสระหว่างกระแสที่ขั้ว Z และขั้ว X ได้ด้วยวิธีทางดิจิทัลตามที่คาดหวังไว้



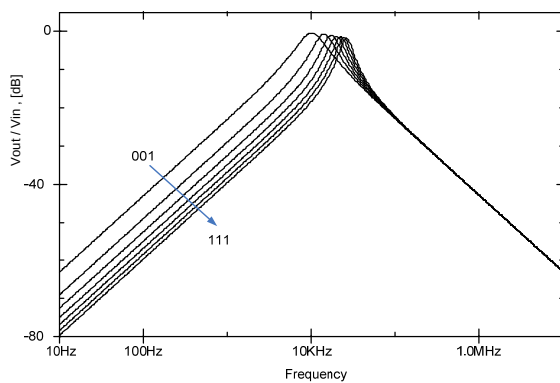
รูปที่ 3 ค่าอัตราขยายกระแสของ DCCCII ที่ถูกควบคุมด้วยวิธีทางดิจิทัล

เมื่อนำเอา DCCCII มาสร้างเป็นวงจรกรองความถี่แบบผ่านตามรูปที่ 2 โดยใช้ CCII ที่มีโครงสร้างตามรูปที่ 4 และกำหนดไฟเลี้ยงกระแสไบแอส และขนาดทรานซิสเตอร์ของ CCII นี้ให้เป็นเช่นเดียวกับ DCCCII ดังค่าที่กล่าวไว้ข้างต้น ยกเว้นขนาดของทรานซิสเตอร์ M_A และ M_B ซึ่งจะกำหนดให้ $M_A = M_5$ และ $M_B = M_6$ เท่านั้น ส่วนค่าตัวต้านทานและตัวเก็บประจุในวงจรตามรูปที่ 2 จะกำหนดให้ $R_1 = R_2 = 1k\Omega$ และ $C_1 = C_2 = 10nF$ จากนั้นจำลองการทำงานของวงจรก็จะได้ผลตอบสนองเชิงความถี่เป็นดังแสดงในรูปที่ 5

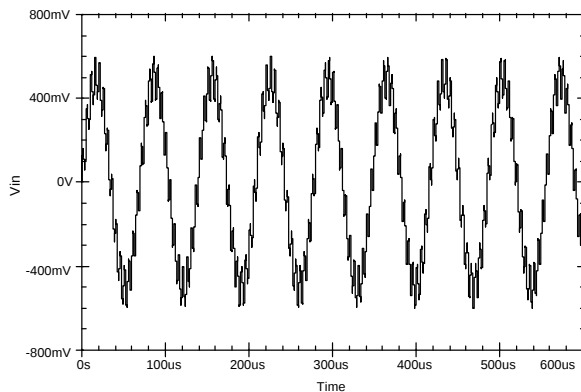
จากผลจำลองการทำงานในรูปที่ 5 แสดงให้เห็นว่าค่าความถี่ศูนย์กลาง f_0 ของวงจรสามารถปรับเปลี่ยนได้ด้วยวิธีทางดิจิทัล โดยจากผลการจำลองนี้ได้แสดงให้เห็นถึงผลกระทบของค่าความต้านทาน r_X (ซึ่งเป็นค่าที่วัดได้ $\cong 587\Omega$ ส่วนค่าที่คำนวณจากสมการ (2) ได้ $\cong 465\Omega$) ที่มีต่อค่า f_0 และ Q ตามสมการ (10) และ (11) ด้วย



รูปที่ 4 โครงสร้างของ CCII



รูปที่ 5 ผลตอบสนองเชิงความถี่ของวงจรกรองความถี่ผ่านแถบ

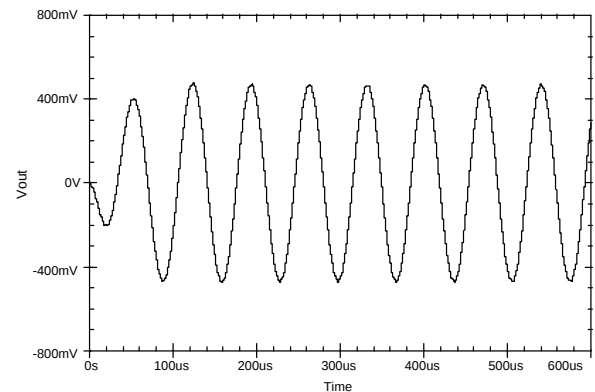


รูปที่ 6 สัญญาณอินพุตที่ใช้ทดสอบวงจรกรองความถี่ในโดเมนเวลา

และเพื่อทดสอบการตอบสนองต่อสัญญาณอินพุตในโดเมนเวลาจึงได้กำหนดให้สัญญาณอินพุตของวงจร (v_{in}) มีลักษณะเป็นสัญญาณไซน์ที่มีขนาดเท่ากับ 0.5 V ที่ความถี่ 14 kHz บวกกับสัญญาณไซน์ที่มีขนาดเท่ากับ 0.1 V ที่ความถี่ 200 kHz ดังแสดงในรูปที่ 6 และกำหนดให้อัตราขยายกระแส K ของ DCCCII มีค่าเท่ากับ 2 (ซึ่งจะทำให้ได้ความถี่ศูนย์กลาง f_0 ของวงจรกรองความถี่แถบผ่านในกรณีนี้เท่ากับ 14 kHz) เมื่อจำลองการทำงานจะได้ผลตอบสนองที่เอาต์พุต (v_{out}) เป็นดังแสดงในรูปที่ 7

จากผลจำลองการทำงานตามรูปที่ 7 จะเห็นได้ว่าวงจรสามารถกรองเอาสัญญาณที่ไม่ต้องการ (200 kHz) ออกไป โดยเหลือไว้แต่เพียงสัญญาณที่ต้องการ (14 kHz) ให้ผ่านออกไปยังเอาต์พุตได้นั่น

ผลจำลองการทำงานทั้งหมดข้างต้นเป็นสิ่งที่ช่วยยืนยันให้เห็นถึงคุณสมบัติพื้นฐานและการนำไปประยุกต์ใช้งานของ DCCCII ที่นำเสนอได้เป็นอย่างดี



รูปที่ 7 สัญญาณเอาต์พุตที่ออกจากวงจรกรองความถี่ในโดเมนเวลา

4. สรุป

บทความนี้ได้นำเสนอวงจรสายพานกระแสที่ควบคุมด้วยวิธีทางดิจิทัลที่สร้างขึ้นโดยใช้ทรานซิสเตอร์มอสเฟต โครงสร้างหลักของวงจรที่นำเสนอประกอบด้วยภาคอินพุตที่เป็นวงจรทรานส์ลิเนียร์รูปทำให้สามารถควบคุมค่าความต้านทานอินพุตที่ขั้ว X ได้ และภาคเอาต์พุตที่เป็นวงจรสะท้อนกระแสที่ถูกควบคุมด้วยสวิตช์ทรานซิสเตอร์ทำให้สามารถควบคุมค่าอัตราขยายกระแสระหว่างกระแสที่ขั้ว Z และขั้ว X ด้วยวิธีทางดิจิทัลได้ จากผลจำลองการ

ทำงานเพื่อคุณสมบัติของการควบคุมค่าอัตราขยายกระแสด้วยวิธีทางดิจิทัลและการนำเอาไปประยุกต์ใช้สร้างเป็นวงจรกรองความถี่แถบผ่านแสดงให้เห็นว่าวงจรสายพานกระแสที่ควบคุมด้วยวิธีทางดิจิทัลที่นำเสนอสามารถทำงานได้อย่างถูกต้องตามทฤษฎีด้วยดี

เอกสารอ้างอิง

- [1] W. Ngamkham, P. Pawarangkoon and W. Kiranon, "A novel noninteracting electronically tunable universal filter", IEEE ISCT 2006, pp. 843-846, 2006.
- [2] S. Minaei, O. Korhan, and H. Kuntman, "A new CMOS electronically tunable current conveyor and its application to current-mode filters", IEEE Trans. Circuits Syst-I, vol. 53, no. 7, pp. 1448-1457, 2006.
- [3] P. Pawarangkoon and W. Kiranon, "Electronically tunable floating resistor", Int. J. Electron., vol. 91, pp. 665-673, 2004.
- [4] ประจวบ ปวรางกูร, พัลลภ พันธุ์ปรีชารัตน์ และ วิวัฒน์ กิรานนท์, "วงจรมูลค่าอิมพีแดนซ์แบบลอยตัวที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์", การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 28 (EECON28), หน้า 1249-1252, พ.ศ. 2548.
- [5] ประจวบ ปวรางกูร, แสงระวี ตั้งกุลบริบูรณ์ และ วิวัฒน์ กิรานนท์, "วงจรรายกระแสที่ปรับค่าอัตราขยายให้เป็นบวกหรือลบได้", การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 28 (EECON28), หน้า 1277-1280, พ.ศ. 2548.
- [6] R. Senani, "Novel circuit implementation of current conveyors using an OA and an OTA", Electron. Lett., vol. 16, no. 1, pp. 2-3, 1980.
- [7] W. Surakamponorn and K. Kumwachara, "CMOS-based electronically tunable current conveyor", Electron. Lett., vol. 28, no. 14, pp. 1316-1317, 1992.
- [8] S. A. Mahmoud, M. A. Hashiesh and A. M. Soliman, "Low-voltage digitally controlled fully differential current conveyor", IEEE Trans. Circuits Syst-I, vol. 52, no. 10, pp. 2055-2064, 2005.
- [9] A. A. El-Adawy, A. M. Soliman and H. O. Elwan, "Low voltage digitally controlled CMOS current conveyor", Int. J. Electron. Commun., vol. 56, no. 3, pp. 137-144, 2002.
- [10] T. M. Hassan and S. A. Mahmoud, "Low voltage digitally programmable band-pass filter with independent control", IEEE ICSPC 2007, pp. 81-84, 2007.
- [11] I. A. Khan and M. T. Simsim, "A novel impedance multiplier using low voltage digitally controlled CCII", IEEE GCC 2011, pp. 331-334, 2011.
- [12] M. Siripruchyanun and W. Jaikla, "CMOS current-controlled current differencing transconductance amplifier and applications to analog signal processing", Int. J. Electron. Commun., vol. 68, pp. 277-287, 2008.
- [13] ชูธรรม สวักกันย์, นฤมล เกียรติวารินทร์ และ จิรยุทธ มัทธกุล, "วงจรรายกระแสควบคุมด้วยกระแสแบบซิมอสที่มีช่วงของความเป็นเชิงเส้นกว้าง", การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 26 (EECON26, หน้า 1309-1312), พ.ศ. 2546.
- [14] วุฒิพร เลิศวาสนา, อนุรี หล่อสวัสดิ์ศิริ, ราชู พันธุ์ลาด และ กนก เจริญพงษ์เวช, "วงจรรองความถี่หลายรูปแบบโดยใช้วงจรรายกระแสรุ่นที่สองที่ถูกรวมด้วยกระแส", การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 23 (EECON23, หน้า 633-636), พ.ศ. 2543.
- [15] E. Yuce, "Negative impedance converter with reduced nonideal gain and parasitic impedance effects", IEEE Trans. Circuits Syst-I, vol. 55, no. 1, pp. 276-283, 2008.



ประจวบ ปวรางกูร สำเร็จการศึกษาระดับปริญญาเอก สาขาวิศวกรรมไฟฟ้า จากสถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ปัจจุบันเป็นอาจารย์ภาควิชาวิศวกรรมอิเล็กทรอนิกส์ มหาวิทยาลัยเทคโนโลยีมหานคร