

ทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยว: ทฤษฎีและการประยุกต์

Single Electron Transistor : Theory and Applications

สุวิทย์ ภิระวิทยา มนตรี สวัสดิ์สงฆนาร และ สมศักดิ์ ปัญญาแก้ว

ห้องปฏิบัติการวิจัยสิ่งประดิษฐ์สารกึ่งตัวนำ ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย

ถนนพญาไท เขตปทุมวัน กรุงเทพฯ 10330

โทร 218-6524 โทรสาร 218-6524

E-Mail: d1wit@ee.eng.chula.ac.th

บทคัดย่อ

บทความนี้รวบรวมรายละเอียดของทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยว (Single Electron Transistor) ซึ่งเป็นสิ่งประดิษฐ์ควอนตัมชนิดหนึ่ง ซึ่งได้รับการคิดค้นและพัฒนาขึ้นมาเพื่อนำมาใช้แทนที่ทรานซิสเตอร์ชนิดมอสเฟตในวงจรรวม มีการอธิบายโครงสร้างพื้นฐาน ปรากฏการณ์ที่เกิดขึ้น และ หลักการทำงานของทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวในเชิงพรรณนา จากนั้นจึงแสดงตัวอย่างการประยุกต์ใช้ทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวที่สำคัญทั้งในวงจรแบบแอนะล็อกและดิจิทัล และในตอนท้ายของบทความนี้เป็นการนำเสนอการวิจัยและพัฒนาทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวในประเทศไทยด้วยเทคโนโลยีการปลูกผลึกด้วยลำโมเลกุลของสารประกอบกึ่งตัวนำหมู่ III-V เพื่อนำไปสู่การพัฒนาเทคโนโลยีการประดิษฐ์วงจรรวมในอนาคตของประเทศต่อไป

Abstract

Single electron transistor, a modern quantum device, which may replace conventional MOSFETs in integrated circuits, is reviewed in this paper. The basic structure, related phenomena and principle of single electron transistor are described. Selected applications of single electron transistor in both analog and digital circuits are included. Finally, research and development of single electron transistor using molecular beam epitaxy based on III-V compound semiconductor in Thailand is proposed.

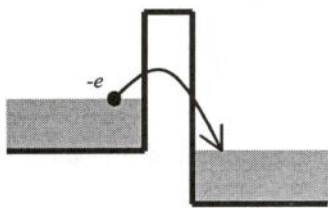
1. บทนำ

ความเจริญก้าวหน้าในเทคโนโลยีการประดิษฐ์วงจรรวมเป็น การพัฒนาการสร้างวงจรรวมให้สามารถจดจำและประมวลผลข้อมูลที่มี ขนาดใหญ่และมีความซับซ้อนได้มากขึ้น ในปัจจุบัน วิธีการพัฒนา เทคโนโลยีการประดิษฐ์วงจรรวมนี้คือ การย่อขนาดขององค์ประกอบ พื้นฐานของวงจรรวมลง ซึ่งทำให้อิเล็กทรอนิกส์ที่นำสัญญาณสามารถ เคลื่อนที่ไปถึงกันได้เร็วขึ้น นอกจากนี้การออกแบบวงจรรวมยังสามารถ ทำให้มีความจุเพิ่มมากขึ้นได้ องค์ประกอบพื้นฐานของวงจรรวมที่ใช้ ในปัจจุบันนี้คือทรานซิสเตอร์ ซึ่งวงจรรวมที่ใช้ทรานซิสเตอร์เป็นหน่วย พื้นฐานนี้ถูกนำไปประยุกต์ใช้ในงานต่าง ๆ มากมาย เช่น การนำไปใช้

เป็นหน่วยประมวลผลในคอมพิวเตอร์ และ หน่วยความจำ โดยในช่วง ระยะเวลาตั้งแต่เริ่มมีการประดิษฐ์วงจรรวม จะเห็นได้ว่า การประยุกต์ใช้ วงจรรวมทั้งสองประเภทนี้มีการพัฒนาไปอย่างรวดเร็ว คือ ภายในระยะเวลา เพียงไม่กี่ปี วงจรรวมที่ใช้เป็นหน่วยประมวลผลถูกพัฒนาให้มี สมรรถนะดีขึ้นในระดับ 1000 เท่า และ วงจรรวมที่ใช้เป็นหน่วยความจำ ถูกพัฒนาให้มีความจุเพิ่มขึ้นถึง 100 เท่า ซึ่งวงจรรวมที่ประดิษฐ์ใน ปัจจุบันนี้อยู่ในระดับที่เรียกว่า ULSI (Ultra Large Scale Integration) ใน การพัฒนาหน่วยประมวลผลและหน่วยความจำนี้เกิดขึ้นมาจากการพัฒนา เทคนิคและวิธีการที่ใช้ในการย่อขนาดของทรานซิสเตอร์ซึ่งเป็นองค์- ประกอบพื้นฐานในวงจรรวมทั้งสองประเภทที่กล่าวมานี้

ทรานซิสเตอร์ที่เป็นองค์ประกอบพื้นฐานในวงจรรวมส่วน- ใหญ่จะเป็นทรานซิสเตอร์ชนิดมอสเฟต (MOSFET) ซึ่งมีหลักการโดยย่อ คือ ตัวทรานซิสเตอร์ชนิดนี้ประกอบด้วยขั้วต่อ 3 ขั้วคือ ขั้วเกต (Gate) ขั้ว เดรน (Drain) และ ขั้วซอร์ส (Source) การป้อนขนาดของสัญญาณแรงดัน ที่ขั้วเกตจะเป็นตัวควบคุมปริมาณการไหลของกระแสไฟฟ้าผ่านระหว่าง ขั้วเดรน-ซอร์ส ในการพัฒนาเทคโนโลยีการประดิษฐ์วงจรรวม ได้มี ความพยายามที่จะลดขนาดของทรานซิสเตอร์นี้ลงจากปัจจุบันที่มีขนาด ของตัวถังประดิษฐ์อยู่ที่ 250-100 nm (100 nm คือขนาดประมาณ 100 เท่าของเส้นผ่าศูนย์กลางเส้นผม) ให้ต่ำลงกว่านี้ ซึ่งปัญหาที่พบในการ พยายามลดขนาดของสิ่งประดิษฐ์นี้ลงสามารถแบ่งได้เป็น 2 ส่วนคือ ปัญหาเนื่องจากข้อจำกัดของคุณสมบัติพื้นฐานทางฟิสิกส์ของสารกึ่งตัว- นำซึ่งเป็นสารตั้งต้นในการสร้างวงจรรวม และ ปัญหาเนื่องจากข้อจำกัด ในเทคนิคการผลิตที่ไม่สามารถสร้างสิ่งประดิษฐ์ขนาดเล็กลงและจำนวน มากขึ้นให้มีคุณภาพดีเพียงพอที่จะใช้ประดิษฐ์วงจรรวมให้ใช้งานได้ โดย ถึงแม้ว่าได้มีการแสดงการทำงานของทรานซิสเตอร์เป็นตัว ๆ ที่มีขนาด เพียง 40 nm ในซิลิคอน [1] หรือ 25 nm ในแกลเลียมอาร์เซไนด์ [2] แต่ก็ ยังไม่สามารถสร้างวงจรรวมที่มีทรานซิสเตอร์ขนาดเพียงเท่านี้เป็นส่วน ประกอบได้

ข้อจำกัดของคุณสมบัติพื้นฐานทางฟิสิกส์ของสารกึ่งตัวนำซึ่ง ได้แก่ซิลิคอนหรือแกลเลียมอาร์เซไนด์ที่เป็นสารตั้งต้นในการประดิษฐ์ วงจรรวมนั้นก็จะเกิดเนื่องจากลักษณะ โครงสร้างของสิ่งประดิษฐ์ ซึ่งเมื่อ ทำการย่อขนาดลงแล้วจะทำให้เกิดปรากฏการณ์ที่ไม่พึงประสงค์ขึ้น ทำ ให้ตัวสิ่งประดิษฐ์ไม่สามารถทำตามหน้าที่ที่ได้ออกแบบไว้ โดยปรากฏ-



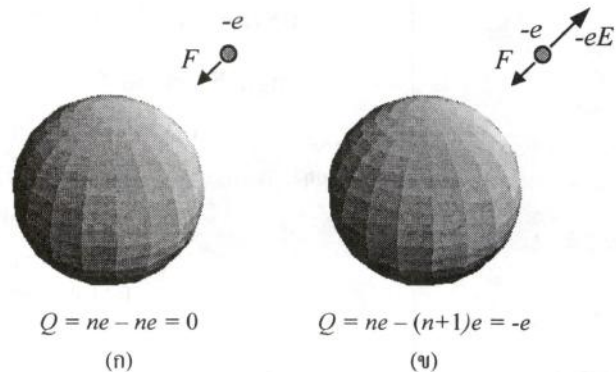
รูปที่ 1 แผนภาพแถบพลังงานของรอยต่อทันเนล (แสดงเฉพาะแถบนำไฟฟ้า)

การที่เกิดขึ้นหลัก ๆ ที่ทำให้ไม่สามารถออกแบบมอสเฟตขนาดเล็กมากได้ ได้แก่ [3-6] การพังทลาย (breakdown) จากสนามไฟฟ้าสูง ความไม่สมดุลเชิงอุณหภูมิจากความร้อน ความไม่สม่ำเสมอในเนื้อสารกึ่งตัวนำ และ ปรากฏการณ์การนำไฟฟ้าแบบทันเนลซึ่งจะเกิดขึ้นระหว่างขั้วของสิ่งประดิษฐ์

สำหรับปรากฏการณ์ทันเนลซึ่งนั้นเป็นปรากฏการณ์ควอนตัมชนิดหนึ่งซึ่งจะเกิดขึ้นอย่างชัดเจนขึ้นเมื่อสิ่งประดิษฐ์มีขนาดเล็กลง โดยเมื่อขนาดของสิ่งประดิษฐ์ลดลงต่ำกว่า 20 nm จะต้องใช้ทฤษฎีที่ต่างออกไปในการอธิบายตัวสิ่งประดิษฐ์ [7] ทฤษฎีที่ว่านี้ก็คือทฤษฎีควอนตัม โดยจะเรียกค่า 20 nm นี้ว่าเป็นขีดจำกัดควอนตัม (Quantum Limit)

เนื่องจากต้องการพัฒนาสิ่งประดิษฐ์ให้มีขนาดเล็กลง ดังนั้นจะต้องทำความเข้าใจและใช้ประโยชน์จากปรากฏการณ์ควอนตัมในการพัฒนาสิ่งประดิษฐ์ชนิดใหม่ ซึ่งจากแนวคิดนี้ทำให้กลุ่มนักวิจัยหลายกลุ่มทั่วโลกให้ความสนใจในการวิจัยและพัฒนาสิ่งประดิษฐ์ใหม่ ๆ โดยใช้โครงสร้างควอนตัม (Quantum Structure) [4,7,8,9] โดยสิ่งประดิษฐ์ที่อธิบายได้ด้วยปรากฏการณ์ควอนตัมนี้จะเรียกว่า สิ่งประดิษฐ์ควอนตัม (Quantum Devices) โดยสำหรับสิ่งประดิษฐ์ควอนตัมที่มีการพัฒนาเพื่อนำมาใช้ในเทคโนโลยีการผลิตรวมมีอยู่หลายชนิด [8] เช่น ทรานซิสเตอร์อิเล็กตรอนเดี่ยว เรโซแนนซ์ทันเนลทรานซิสเตอร์ ควอนตัมอินเตอร์เฟซเรโซแนนซ์ทรานซิสเตอร์ และ ทรานซิสเตอร์โครงสร้างตัวที่เป็นคั่น

ในบทความนี้ จะกล่าวถึงรายละเอียดของทรานซิสเตอร์อิเล็กตรอนเดี่ยว ซึ่งเป็นสิ่งประดิษฐ์ควอนตัมชนิดหนึ่งที่มีความเป็นไปได้ในการนำไปใช้แทนที่ทรานซิสเตอร์ชนิดมอสเฟตในเทคโนโลยีวงจรรวมในปัจจุบันและประยุกต์ใช้กับงานอื่น ๆ [4,8,10,11] เช่น การนำวัสดุประจุไฟฟ้า การใช้เป็นตัวเทียบค่ามาตรฐานการวัดกระแสไฟฟ้า เป็นต้น โดยในบทความนี้จะนำเสนอทฤษฎีพื้นฐานในการอธิบายการทำงาน รวมถึงข้อจำกัดในการใช้งานของทรานซิสเตอร์อิเล็กตรอนเดี่ยว แล้วจึงแสดงตัวอย่างการประยุกต์ใช้งานของทรานซิสเตอร์อิเล็กตรอนเดี่ยว และในหัวข้อสุดท้ายจะเป็นการนำเสนอความเป็นไปได้ในการวิจัยและพัฒนาทรานซิสเตอร์อิเล็กตรอนเดี่ยวในประเทศไทยด้วยเทคโนโลยีการปลูกผลึกด้วยลำโมเลกุล เพื่อแสดงแนวทางในการพัฒนาเทคโนโลยีการประดิษฐ์วงจรรวมของประเทศต่อไป

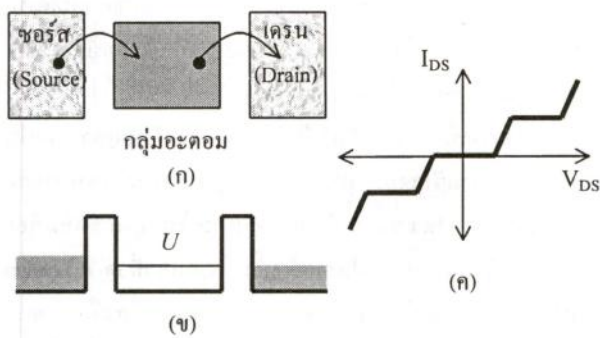


รูปที่ 2 หลักการของการเกิดปรากฏการณ์คูลอมบ์บล็อกเคด (ก) ก่อนที่อิเล็กตรอนตัวแรกจะเข้ามาในกลุ่มอะตอม (ข) หลังจากอิเล็กตรอนตัวแรกเข้ามาทำให้เกิดแรงคูลอมบ์ต้านอิเล็กตรอนตัวถัดไป [11]

2. ทรานซิสเตอร์อิเล็กตรอนเดี่ยว: ทฤษฎีพื้นฐาน

ทฤษฎีที่เป็นพื้นฐานในการอธิบายการทำงานของทรานซิสเตอร์อิเล็กตรอนเดียวนั้น ได้มีการคิดค้นในช่วงระหว่างกลางปี ค.ศ. 1985 โดย D. Averin และ K. Likharev [12] ซึ่งปัจจุบันทฤษฎีนี้เป็นที่รู้จักกันในชื่อ ทฤษฎีออร์ทอดอกซ์ (Orthodox Theory) โดยทฤษฎีนี้มีรากฐานมาจากการพยายามอธิบายปรากฏการณ์การนำกระแสของอิเล็กตรอนผ่านโครงสร้างฟิล์มบางของตัวนำในช่วงปี 1950-1975 [13] โดยเนื้อหาของทฤษฎีออร์ทอดอกซ์คือการอธิบายการเคลื่อนที่ของอิเล็กตรอนแบบทันเนลซึ่งอย่างต่อเนื่องผ่านรอยต่อทันเนลหลายชั้น (เดิมทฤษฎีนี้จึงชื่อว่า Correlated Tunneling Theory) โดยปรากฏการณ์ที่กำหนดให้อิเล็กตรอนเคลื่อนที่แบบทันเนลอย่างต่อเนื่องได้หรือไม่ นั่นคือปรากฏการณ์คูลอมบ์บล็อกเคด (Coulomb Blockade) ซึ่งจะกล่าวต่อไป

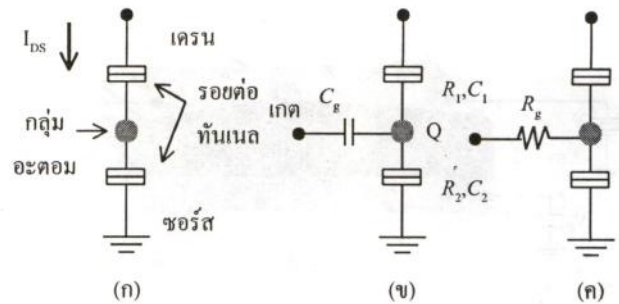
ในการที่จะเข้าใจทรานซิสเตอร์อิเล็กตรอนเดี่ยวซึ่งเป็นสิ่งประดิษฐ์ควอนตัมนั้น ต้องทราบถึงหลักการนำกระแสแบบทันเนลซึ่งจะเป็นปรากฏการณ์การเคลื่อนที่ของอนุภาคขนาดเล็กที่อธิบายได้ด้วยทฤษฎีควอนตัม โดยโครงสร้างรอยต่อทันเนลนี้มีแผนภาพแถบพลังงานดังรูปที่ 1 โดยมีวัสดุที่มีช่องว่างพลังงานแคบประกบกับฟิล์มบาง (~nm) ของวัสดุช่องว่างพลังงานกว้าง โดยวัสดุที่มีช่องว่างพลังงานกว้างนี้ทำหน้าที่เป็นกำแพงศักย์กั้นให้อิเล็กตรอนนำกระแสแบบอื่น ๆ ได้ การนำกระแสส่วนมากจึงเป็นการนำกระแสแบบทันเนลซึ่งสำหรับโครงสร้างของวัสดุที่สามารถทำรอยต่อทันเนลได้นี้อาจเป็น โครงสร้างโลหะ-ฉนวน-โลหะ หรือ โครงสร้างจากฟิล์มบางของสารประกอบหมู่ III-V เช่น $\text{Al}_x\text{Ga}_{1-x}\text{As}/\text{GaAs}$ โดย $\text{Al}_x\text{Ga}_{1-x}\text{As}$ นี้ทำหน้าที่เป็นกำแพงศักย์เนื่องจากมีความกว้างของช่องว่างพลังงานสูงกว่า GaAs หรือโครงสร้างจากซิลิคอน/ออกไซด์ของซิลิคอน หรือ โครงสร้างจากโมเลกุลขนาดใหญ่ของสารอินทรีย์ โดยการที่อิเล็กตรอนจะกระโดดข้ามระหว่างโมเลกุลนั้นจะต้องข้ามแถบพลังงาน คล้ายดังในรูปที่ 1 สำหรับปรากฏการณ์ทันเนลคือปรากฏการณ์ที่อิเล็กตรอนประพุดตัวเป็นคลื่นทำให้



รูปที่ 3 (ก) โครงสร้างของรอยต่อทันเนลล้อมรอบกลุ่มอะตอมของ
กลุ่มตัวนำ (ข) แผนภาพแถบพลังงานของโครงสร้างในรูป (ก)
โดยแสดงเฉพาะแถบนำไฟฟ้า (ค) ลักษณะสมบัติกระแส-แรง-
ดันของโครงสร้างในรูป (ก)

สามารถมีความน่าจะเป็นที่เคลื่อนที่ผ่านกำแพงศักย์บาง ๆ นี้ได้ โดยอัตรา
การทันเนลลิงของอิเล็กตรอนนี้จะขึ้นอยู่กับค่าขนาดความกว้างของ
กำแพงศักย์และความสูงของกำแพงศักย์ และเมื่ออิเล็กตรอนทันเนลผ่าน
กำแพงศักย์แล้วก็จะเกิดการเปลี่ยนศักย์ไฟฟ้าเนื่องจากการไหลของ
อิเล็กตรอนซึ่งมีค่าเท่ากับ e/C โดย C คือค่าความจุไฟฟ้าของรอยต่อ โดย
จะต้องมีค่าที่เล็กมาก ($\sim 10^{-16}$ F) จึงจะสามารถสังเกตเห็นการเปลี่ยน
แปลงค่าศักย์ไฟฟ้านี้ได้ที่อุณหภูมิต่ำ (~ 0.1 K)

นอกจากปรากฏการณ์ทันเนลลิงแล้วปรากฏการณ์ที่สำคัญอีก
ปรากฏการณ์หนึ่งในการอธิบายการทำงานของทรานซิสเตอร์อิเล็กตรอน
เดี่ยวนี้คือ ปรากฏการณ์คูลอมบ์บล็อกเคด แนวคิดพื้นฐานของปรากฏ
การณ์นี้สามารถแสดงได้ดังรูปที่ 2 โดยในรูปที่ 2 (ก) กลุ่มอะตอมของตัว
นำทรงกลมเป็นกลางทางไฟฟ้าคือมีประจุรวมเป็นศูนย์ ซึ่งเกิดจากการมี
จำนวนอิเล็กตรอนเท่ากับจำนวนโปรตอน (n) ในโครงผลึกพอติ เมื่อมี
แรงภายนอก F มาผลักให้อิเล็กตรอนตัวที่ 1 เข้าไปในกลุ่มตัวนำนี้ (โดย
การเคลื่อนที่ของอิเล็กตรอนเข้ามาจะเป็นการทันเนลลิง) จะทำให้ประจุ
รวมของกลุ่มตัวนำเป็น $-e$ ก่อให้เกิดแรงต้านอิเล็กตรอนตัวถัดมาที่ได้รับ
แรง F มิให้เข้ามาในกลุ่มของตัวนำนี้ได้ โดยแรงต้านที่เกิดขึ้นนี้เรียกว่า
แรงคูลอมบ์ ดังในรูปที่ 2 (ข) และการต้านอิเล็กตรอนนี้เรียกว่า ปรากฏ
การณ์คูลอมบ์บล็อกเคด ซึ่งหากมองในรูปแบบของพลังงานของระบบ
โดยจากนิยามพลังงานประจุสะสม (Charging Energy) ของระบบคือ
 $Q^2/2C$ โดย Q คือประจุรวมภายในระบบ อาจกล่าวได้ว่า หากแรงที่ให้เข้า
มาในระบบไม่เพียงพอที่จะให้พลังงานที่เปลี่ยนพลังงานประจุสะสมของ
ระบบจาก $Q^2/2C$ เป็น $(Q \pm e)^2/2C$ ได้ จะเกิดปรากฏการณ์คูลอมบ์บล็อก
เคดขึ้น โดยปรากฏการณ์นี้ไม่สามารถสังเกตได้หากพลังงานความร้อน
เนื่องจากอุณหภูมิสิ่งแวดล้อมสูง แต่ถ้าพลังงานความร้อนเทียบได้กับ
พลังงานประจุสะสม ($k_B T \sim Q^2/2C$) จะสามารถสังเกตปรากฏการณ์ดัง
กล่าวได้ จากปัญหาเรื่องอุณหภูมินี้ทำให้การทดลองทรานซิสเตอร์
อิเล็กตรอนเดี่ยวในยุคแรก ๆ นั้น ต้องทำที่อุณหภูมิต่ำมาก (< 1 K) จึงจะ
สังเกตเห็นปรากฏการณ์นี้ได้ นอกจากนี้ข้อจำกัดอีกประการหนึ่ง

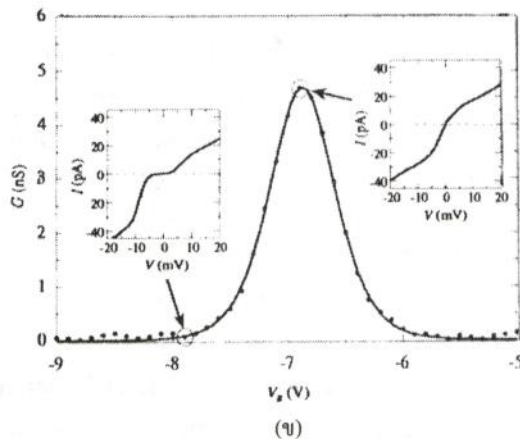
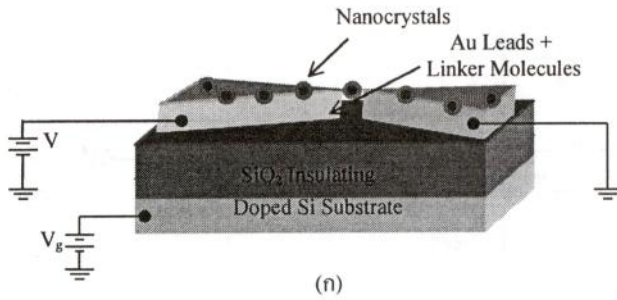


รูปที่ 4 แผนภาพทรานซิสเตอร์อิเล็กตรอนเดี่ยวที่ (ก) ไม่มีขั้วเกต (ข)
และ (ค) มีการเชื่อมต่อกลุ่มอะตอมที่อยู่ระหว่างรอยต่อทัน
เนลด้วยตัวเก็บประจุ C_g และ R_g ออกมาเป็นขั้วเกตตามลำดับ
[15]

ในการเกิดปรากฏการณ์ คูลอมบ์บล็อกเคด คือ ค่าความต้านทานของ
รอยต่อทันเนลที่ประจุไหลผ่านเพื่อนำไฟฟ้า จะต้องมีความมากกว่า ค่าความ
ต้านทานควอนตัม $R_Q = h/e^2 \approx 26$ k Ω [15]

เมื่อมาพิจารณาประกอบกันในโครงสร้างที่มีรอยต่อทันเนล
ล้อมรอบกลุ่มอะตอมของตัวนำดังแสดงในรูปที่ 3 (ก) และมีแผนภาพ
แถบพลังงานดังในรูปที่ 3 (ข) (แสดงเฉพาะแถบนำไฟฟ้า) โดยในแถบ
นำไฟฟ้าของกลุ่มอะตอมตัวนำนี้มีระดับพลังงานประจุสะสม U ซึ่งมา
จากพลังงานที่เพิ่มขึ้นที่อิเล็กตรอนที่จะนำไฟฟ้าผ่านโครงสร้างนี้ต้องเอา
ชนะในการที่จะกระโดดเข้ามาในโครงสร้างนี้ได้ ซึ่งค่า U นี้สามารถเพิ่ม
ขึ้นหรือลดลงได้ขึ้นกับขนาดประจุ Q ในกลุ่มอะตอมนี้ โดย Q คือประจุ
ถ่ายโอน (transferred charge) ซึ่งอาจมีค่าเป็นเศษส่วนของ e ได้เพราะ
เป็นขนาดประจุซึ่งเกิดจากการเลื่อนของอิเล็กตรอนจากตำแหน่งสมดุล
กล่าวคือ Q อาจมีค่าเป็น $-0.1e$ หรือ $0.5e$ ก็ได้ ดังนั้นตอนเริ่มต้น ถ้าไม่มี
ประจุ ($Q = 0$) ในกลุ่มอะตอมตรงกลางแล้ว เมื่อเริ่มใส่แรงดัน V คร่อม
โครงสร้างรอยต่อนี้เข้าไป จะเปรียบได้กับการใส่แรง F ผลให้อิเล็กตรอน
เข้าไปในระบบจะได้ลักษณะสมบัติกระแส-แรงดัน ดังในรูปที่ 3 (ค) โดย
การไหลของกระแสในรูปที่ 3 (ค) มีลักษณะเพิ่มขึ้นเป็นขั้นบันไดนั้น
เนื่องจากการที่กลุ่มอะตอมตรงกลางได้รับอิเล็กตรอนในภาวะสมดุลเพิ่ม
ขึ้นอีกตัวหนึ่ง จากการใส่แรงดันที่มากพอที่จะเอาชนะแรงคูลอมบ์ได้
การนำกระแสที่เกิดจากการไหลของอิเล็กตรอนแบบทันเนลลิงเข้าและ
ออกจากกลุ่มอะตอมตรงกลางซึ่งกระบวนการนำกระแสแบบนี้จะใช้เวลา
น้อยมาก ($\sim 10^{-15}$ s) จึงเป็นข้อดีของทรานซิสเตอร์อิเล็กตรอนเดี่ยวที่ใช้
การนำกระแสดังกล่าว

ในการทำงานของทรานซิสเตอร์อิเล็กตรอนเดี่ยวนั้นสามารถ
อธิบายได้คล้ายกับทรานซิสเตอร์ชนิดมอสเฟต ดังนั้นจึงเรียกขานว่าเป็นตัว
จ่ายอิเล็กตรอนว่าขั้วซอร์ส ขั้วที่เป็นตัวรับอิเล็กตรอนว่าเป็นขั้วเดรนและ
ขั้วที่ควบคุมการไหลของอิเล็กตรอนระหว่างเดรนและซอร์สว่าขั้วเกต
โดยขั้วเกตนี้จะทำหน้าที่เหนี่ยวนำให้ค่าประจุ Q ภายในกลุ่มอะตอมมีค่า
เปลี่ยนไปเพื่อให้เกิดการไม่ยอมหรือยอมให้นำกระแสขึ้น (คือทำให้



รูปที่ 5 ทรานซิสเตอร์อิเล็กตรอนเดี่ยวที่สร้างจริงโดยใช้กลุ่มอะตอมของ CdSe (ก) โครงสร้างของทรานซิสเตอร์ และ (ข) ความสัมพันธ์ระหว่างค่าความนำไฟฟ้า G กับแรงดันเกต V_g [16]

เกิดหรือไม่เกิดปรากฏการณ์คูลอมบ์บล็อกเคด) โดยจะขึ้นกับค่าแรงดันเกรน-ซอร์สด้วย ซึ่งโครงสร้างของทรานซิสเตอร์อิเล็กตรอนเดี่ยวแบ่งออกได้ 3 ชนิด [15] ดังแสดงในรูปที่ 4 โดยในรูปที่ 4 (ก) คือ แผนภาพที่แทนโครงสร้างในรูปที่ 3 (ก) ซึ่งก็คือลักษณะของทรานซิสเตอร์อิเล็กตรอนเดี่ยวที่ไม่มีขั้วเกต และในรูปที่ 4 (ข) และ 4 (ค) คือ แผนภาพทรานซิสเตอร์อิเล็กตรอนเดี่ยวที่มีการเชื่อมโยงกลุ่มอะตอมที่อยู่ระหว่างรอยต่อทันเนลด้วยตัวเก็บประจุ C_g และตัวต้านทาน R_g ออกมาเป็นขั้วเกตตามลำดับ โดยการสร้างทรานซิสเตอร์อิเล็กตรอนเดี่ยวนี้นั้น ในทางปฏิบัตินิยมสร้างโครงสร้างในรูปที่ 4 (ข) มากกว่าโครงสร้างในรูปที่ 4 (ค) เนื่องจากการสร้างตัวเก็บประจุที่มาเชื่อมโยงทรานซิสเตอร์อิเล็กตรอนเดี่ยวให้ได้ค่า C_g ทำได้ง่ายกว่าการสร้างขั้วเกตด้วยตัวต้านทาน R_g

ในการคำนวณลักษณะสมบัติของทรานซิสเตอร์อิเล็กตรอนเดี่ยว สามารถทำได้โดยมีแบบจำลองพื้นฐานจากทฤษฎีออตคอก* [15] และสำหรับตัวอย่างของทรานซิสเตอร์อิเล็กตรอนเดี่ยวที่สร้างจริงโดยใช้กลุ่มอะตอมของ CdSe แสดงดังรูปที่ 5 [16] โดยในรูปที่ 5 (ก) แสดงแผนภาพโครงสร้างของทรานซิสเตอร์ และรูปที่ 5 (ข) แสดงความ

สัมพันธ์ระหว่างค่าความนำไฟฟ้า G กับแรงดันเกต V_g ที่ค่าแรงดันเกรน-ซอร์สมีค่าต่ำ ๆ โดยรูปเล็ก ในรูปที่ 5 (ข) แสดงลักษณะสมบัติกระแส-แรงดันของขั้วเกรน-ซอร์สที่แรงดันเกตต่าง ๆ

นอกจากนี้ ในการใช้สารกึ่งตัวนำในการสร้างกลุ่มอะตอมในโครงสร้างของทรานซิสเตอร์ ถ้าขนาดของกลุ่มอะตอมเล็กมากจนเกิดปรากฏการณ์ควอนไทซ์ของระดับพลังงานภายในกลุ่มอะตอมที่อยู่ระหว่างรอยต่อทันเนล จะเรียกโครงสร้างนี้ว่า ควอนตัมดอต (Quantum Dot) ทำให้ผู้วิจัยบางกลุ่มเรียก ทรานซิสเตอร์อิเล็กตรอนเดี่ยวเป็น ควอนตัมดอตทรานซิสเตอร์ [17] โดยทรานซิสเตอร์อิเล็กตรอนเดี่ยวที่มีการควอนไทซ์ของระดับพลังงานทำให้การอธิบายเกี่ยวกับลักษณะสมบัติของทรานซิสเตอร์นี้มีความซับซ้อนขึ้น แต่เนื่องจากการพัฒนาทรานซิสเตอร์อิเล็กตรอนเดี่ยวเพื่อให้สามารถทำงานได้ที่อุณหภูมิห้องนี้จะต้องทำการลดขนาดของตัวสิ่งประดิษฐ์ลง ดังนั้นจึงจำเป็นต้องเข้าใจในเรื่องการควอนไทซ์ของระดับพลังงานในการสร้างสิ่งประดิษฐ์ขนาดเล็กด้วยสารกึ่งตัวนำ

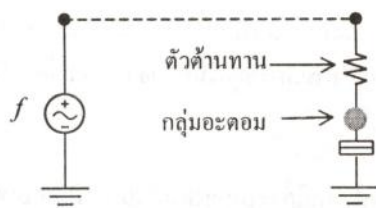
3. ทรานซิสเตอร์อิเล็กตรอนเดี่ยว: การประยุกต์

อาศัยปรากฏการณ์พื้นฐานที่เกิดขึ้นในทรานซิสเตอร์อิเล็กตรอนเดี่ยว ทำให้สามารถประยุกต์ใช้ทรานซิสเตอร์ชนิดนี้ในงานด้านต่างๆ ได้ ซึ่งปัจจุบัน มีการเสนอวิธีการใช้งานในหลายด้าน โดยสามารถแบ่งการประยุกต์ใช้เป็น 2 ประเภทใหญ่ ๆ คือ การใช้ในวงจรแอนะล็อกและวงจรดิจิทัล ซึ่งมีรายละเอียดของตัวอย่างที่สำคัญดังต่อไปนี้

3.1 การประยุกต์ในวงจรแอนะล็อก

ตัวอย่างของการประยุกต์ใช้ทรานซิสเตอร์อิเล็กตรอนเดี่ยวที่เห็นได้ชัดเจนคือ การนำมาใช้เป็นเครื่องวัดไฟฟ้าสถิตความละเอียดสูง (Supersensitive Electrometer) เนื่องจากการที่ทรานซิสเตอร์อิเล็กตรอนเดี่ยวมีคุณสมบัติที่ไวต่อประจุอย่างมาก นั่นคือการที่ค่าการนำไฟฟ้าของทรานซิสเตอร์จะขึ้นกับขนาดประจุในกลุ่มอะตอมเป็นอย่างมากเพราะในการควบคุมทรานซิสเตอร์ชนิดนี้ใช้ประจุในระดับเศษส่วนของ e แต่การนำมาใช้เป็นเครื่องวัดไฟฟ้าสถิตนี้ ก็ยังคงมีอุปสรรคสำคัญอันเกิดจากสัญญาณรบกวนในระบบวัด ทำให้เครื่องวัดไฟฟ้าสถิตที่สร้างได้มีความถี่ในการใช้งานจำกัด (ความถี่สัญญาณที่วัดได้ละเอียดที่สุดอยู่ในระดับ 10 Hz) อย่างไรก็ตาม เครื่องวัดไฟฟ้าสถิตที่สร้างจากทรานซิสเตอร์นี้มีความไวสูงมาก คือประมาณ 10^{-17} เท่าของเครื่องวัดที่มีจำหน่ายในเชิงพาณิชย์ [11] โดยการวัดไฟฟ้าสถิตโดยใช้ทรานซิสเตอร์นี้ ได้มีการใช้จริงในการทดลองในห้องวิจัยแล้ว เช่น การวัด parity effect ในตัวนำไฟฟ้ายิ่งยวด [18] การวัดกระแสไฟฟ้าระดับต่ำมาก ($\sim 10^{-20}$ A) [19] การวัดการกระจายของประจุในรอยต่อของสารกึ่งตัวนำ [20] และการวัดพลังงานของอิเล็กตรอน ซึ่งการวัดระดับพลังงานของอิเล็กตรอนในวัสดุนั้น

* ตัวอย่างการคำนวณลักษณะสมบัติกระแส-แรงดันของทรานซิสเตอร์อิเล็กตรอนเดี่ยว สามารถศึกษาได้จากชุดโปรแกรม SETTRANS ซึ่งดาวน์โหลดได้ที่ <http://hana.physics.sunysb.edu/set/software/index.html>

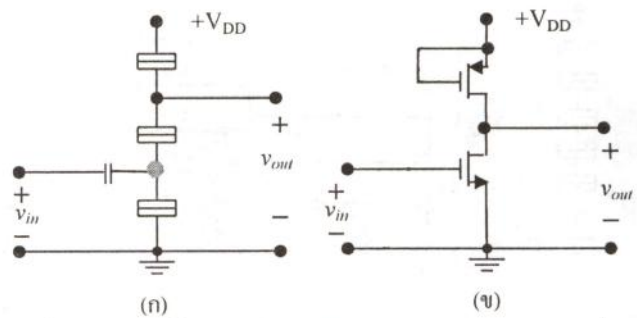


รูปที่ 6 แผนภาพโครงสร้างที่ใช้เป็นออสซิลเลเตอร์

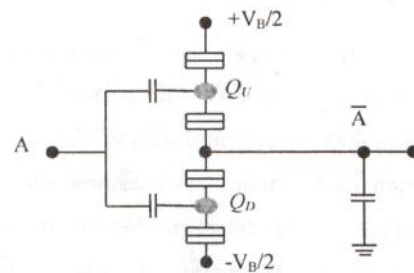
สามารถกระทำได้ดีระดับนาโนเมตร หรือในโครงสร้างควอนตัมดอท ซึ่งมีชื่อเรียกการวัดชนิดนี้ว่า สเปกโทรสโคปีอิเล็กทรอนิกส์เดี่ยว (Single-electron Spectroscopy)

สำหรับการประยุกต์ใช้ทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวในการใช้เป็นตัวเทียบค่ามาตรฐาน ได้มีการเสนอให้ใช้โครงสร้างที่ประกอบด้วยกลุ่มอะตอมและรอยต่อทันเนล โดยค่ามาตรฐานที่สามารถเทียบได้นี้ได้แก่ ค่าอุณหภูมิ ไฟฟ้ากระแสตรง ความจุไฟฟ้าและความต้านทาน โดยการใช้เป็นตัวเทียบค่าของอุณหภูมินั้น เกิดจากการที่ปรากฏการณ์คูลอมบ์บล็อกเคดนี้จะหายไป เนื่องจากอิทธิพลของพลังงานความร้อน ดังนั้นจากการวิเคราะห์ ค่าความเปลี่ยนแปลงของแรงดัน (ΔV) ตามอุณหภูมิ (T) ของโครงสร้างทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวที่ค่อนอนุกรมกัน N ตัว [21] จะได้ว่า $\Delta V = 5.44 N k_B T/e$ ทำให้สามารถใช้โครงสร้างนี้เป็นค่ามาตรฐานของอุณหภูมิได้ ส่วนการเทียบค่ามาตรฐานไฟฟ้ากระแสตรง มีการเสนอให้เปลี่ยนแปลงโครงสร้างของทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวออกไปให้อยู่ในรูปโครงสร้างเป็น “ออสซิลเลเตอร์” โดยมีแผนภาพดังรูปที่ 6 เมื่อป้อนแหล่งจ่ายแรงดันความถี่ f ค่าหนึ่ง ทำให้ได้กระแสที่ผ่านรอยต่อทันเนล ที่เกิดจากการถ่ายโอนอิเล็กตรอน m ตัวต่อคาบ คือ $I = mef$ ซึ่งค่ากระแสที่มีความถูกต้องอย่างมาก ($\delta I/I \sim 10^{-3}$) แต่ในการใช้งานเป็นตัวเทียบมาตรฐานของไฟฟ้ากระแสตรงนี้ ก็ยังคงมีข้อจำกัดของการใช้งานอยู่ เนื่องจากกระแสในย่านที่ทำงานได้นี้อยู่ในระดับพิโคแอมแปร์ ทำให้การใช้งานดังกล่าวยังไม่เป็นที่แพร่หลายนัก และ สำหรับการใส่ทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวเป็นตัวเทียบค่ามาตรฐานของค่าความจุไฟฟ้าและความต้านทานนั้น ได้มีการเสนอแนวทางวิจัยไว้โดยใช้โครงสร้างทรานซิสเตอร์ที่ดัดแปลงจากการประยุกต์ใช้งานอื่น ๆ [22] ซึ่งในปัจจุบันยังอยู่ในระหว่างการพัฒนาให้สามารถทำงานได้จริง

ตัวอย่างสุดท้ายของการประยุกต์ใช้ทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวในวงจรแอนะล็อก คือ การใช้เป็นตัวตรวจจับการแผ่รังสี [23] เนื่องมาจากการทำงานของโฟตอนเดี่ยวของ ทำให้อัตราการทันเนลในโครงสร้างทรานซิสเตอร์ขึ้นกับปริมาณแสงที่ตกกระทบบรอยต่อ ดังนั้นจึงมีการเสนอให้ใช้ทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวในวงจรพรีแอมพลิฟายเออร์และ/หรือ เครื่องนับจำนวนอิเล็กตรอนสำหรับตัวตรวจจับรังสีอินฟราเรด โดยข้อดีของการประยุกต์ใช้งานด้านนี้ คือ วงจรที่ได้จะมีสัญญาณรบกวนต่ำ กระแสรั่วต่ำ และความไวสูง



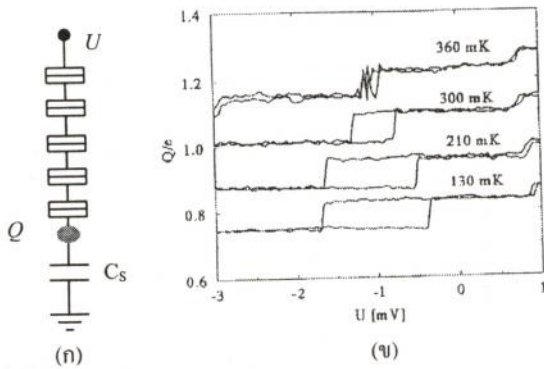
รูปที่ 7 (ก) วงจรที่มีรอยต่อทันเนลเป็นโหลดตัวต้านทาน (ข) วงจรที่มีมอสเฟตเป็นโหลดตัวต้านทาน [11]



รูปที่ 8 วงจรอินเวอร์เตอร์ที่สร้างจากทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยว [15]

3.2 การประยุกต์ในวงจรดิจิทัล

แนวคิดเบื้องต้นของการสร้างวงจรรวมแบบดิจิทัลด้วยทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยว เป็นการให้แทนทรานซิสเตอร์แบบมอสเฟตในวงจรที่ออกแบบไว้ได้ทันที โดยสามารถใช้ได้ทั้งทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวที่มีการเชื่อมโยงกลุ่มอะตอมที่อยู่ระหว่างรอยต่อทันเนลด้วยตัวเก็บประจุหรือตัวต้านทาน (รูปที่ 4 (ข) และ 4 (ค)) แต่เนื่องจากการเชื่อมโยงด้วยตัวต้านทานนั้นสร้างได้ยาก จึงนิยมใช้การเชื่อมโยงด้วยตัวเก็บประจุ โดยข้อแตกต่างที่สำคัญระหว่างทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยว และ ทรานซิสเตอร์แบบมอสเฟต คือ ค่าอัตราขยายแรงดันในทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวไม่สูงมากนัก [24] (ค่าสูงสุด $\sim 1-3$) ทำให้การทำงานของทรานซิสเตอร์ในวงจรตรรกะ ต้องออกแบบให้ตัวทรานซิสเตอร์มีอัตราขยายมากกว่าหนึ่ง และเพื่อลดความซับซ้อนของขั้นตอนการผลิตในการสร้างวงจรบัฟเฟอร์หรืออินเวอร์เตอร์ เราสามารถใช้รอยต่อทันเนล เป็นโหลดความต้านทานในวงจรได้ (ดูรูปที่ 7 (ก)) ซึ่งเทียบได้กับการใช้ทรานซิสเตอร์แบบมอสเฟตเป็นโหลดในวงจรรวม (รูปที่ 7 (ข)) โดยรอยต่อทันเนลที่เป็นโหลดจะต้องมีความต้านทานสูงกว่าความต้านทานของรอยต่อทันเนลในทรานซิสเตอร์ นอกจากนี้ในการลดกำลังสูญเสีย สามารถสร้างวงจรคอมพลิเมนต์ (Complementary circuit) จากทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวได้โดยง่ายคล้ายกับในเทคโนโลยีซีมอส โดยการปรับแต่งค่าประจุตกค้าง ดังตัวอย่างวงจรอินเวอร์เตอร์ในรูปที่ 8 [15] ซึ่งจะปรับแต่งให้ประจุ Q_n ต่างกับ Q_p อยู่ $0.5e$ เพื่อให้ทรานซิสเตอร์ทั้งสองตัวเกิดการดันการไหลของกระแสเนื่องจากปรากฏการณ์คูลอมบ์บล็อกเคดสลับกันตามสถานะของสัญญาณ A



รูปที่ 9 (ก) แผนภาพโครงสร้าง "Trap"

(ข) ลักษณะสมบัติประจุ-แรงดัน [15]

นอกจากแนวคิดที่ใช้ทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวแทนทรานซิสเตอร์แบบมอสเฟตในวงจรรวมทั่วไป ยังมีการนำเสนอให้ใช้วงจรรวมในลักษณะอื่น ๆ อีกเช่น การออกแบบวงจรรวมให้มีการทำงานผสมระหว่างทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวและทรานซิสเตอร์แบบมอสเฟต (SET/FET Hybrid Design) [4,11,26] ซึ่งทำให้ได้วงจรรวมประเภทหน่วยความจำที่มีความหนาแน่นของข้อมูลสูงขึ้น $\sim 10^{11}$ bits/cm² (เนื่องจากทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวมีขนาดเล็กมาก) และใช้ทรานซิสเตอร์แบบมอสเฟตทำหน้าที่เป็นตัวขยายสัญญาณ

นอกจากจะใช้ทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวในลักษณะข้างต้นแล้ว กล่าวคือในการอ่านข้อมูลจะต้องทำการป้อนแรงดันเพื่อวัดกระแสซึ่งเป็นตัวบอกสถานะของข้อมูล ยังมีการคิดแปลงโครงสร้างให้ใช้ค่าประจุในทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวเป็นตัวข้อมูลด้วย โดยเรียกโครงสร้างนี้ว่า "Trap" ซึ่งมีแผนภาพดังในรูปที่ 9 (ก) ซึ่งจำนวนอิเล็กตรอนบนกลุ่มอะตอมจะเปลี่ยนแปลงขึ้นกับค่าแรงดันไบแอส U ทำให้สามารถใช้ประจุในการเก็บข้อมูลได้ดังแสดงลักษณะสมบัติประจุ-แรงดัน ในรูปที่ 9 (ข) [15] ซึ่งในการอ่านข้อมูลประจุนี้อาจใช้ทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวที่ทำหน้าที่เป็นเครื่องวัดไฟฟ้าสถิตร่วมด้วย

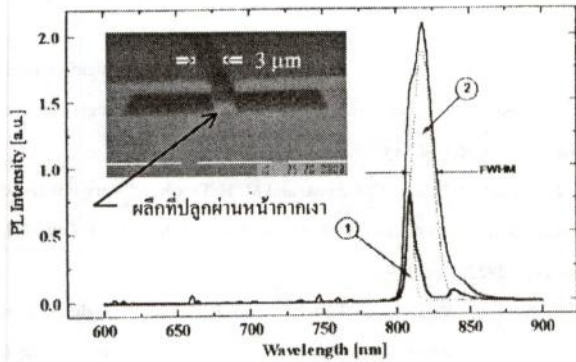
ปัญหาหลัก ๆ ของการพัฒนาวงจรรวมที่สร้างด้วยทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวที่กล่าวมานี้ คือ ปัญหาเรื่องอุณหภูมิซึ่งทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวที่สร้างได้ส่วนมากจะต้องทำงานที่อุณหภูมิต่ำมาก (ซึ่งในปัจจุบันก็สามารถพัฒนาโครงสร้างบางชนิด [25-27] ให้ทำงาน ณ อุณหภูมิห้องได้เช่นกัน) ปัญหาเรื่องประจุตกค้าง (Background charge problem) ซึ่งเป็นปัญหาสำคัญอย่างในการสร้างทรานซิสเตอร์ในวงจรรวม เพราะทรานซิสเตอร์นี้ใช้ประจุในระดับเศษส่วนของ e เพื่อควบคุมการทำงาน ดังนั้นหากมีการตกค้างของประจุใกล้กลุ่มอะตอมในระหว่างการผลิตจะทำให้การทำงานของวงจรรวมเกิดความผิดพลาดได้

ในการแก้ปัญหาของทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยว ใช้ในวงจรรวมแบบดิจิทัลนั้น ได้มีการเสนอแนวทางต่าง ๆ เพื่อประยุกต์เช่น การพัฒนาเทคโนโลยีการผลิตเพื่อให้สามารถสร้างทรานซิสเตอร์

อิเล็กทรอนิกส์เดี่ยวให้ทำงานที่อุณหภูมิสูงขึ้นได้ [25,27] หรือ การปรับปรุงโครงสร้างของทรานซิสเตอร์ เพื่อให้เหมาะสมต่อการใช้งานในวงจรตรรก [15] หรือเปลี่ยนวิธีการเก็บข้อมูลในหน่วยความจำเพื่อไม่ให้ไวต่อประจุตกค้าง [11] เป็นต้น

4. การพัฒนาเทคโนโลยีการปลูกผลึกด้วยลำโมเลกุลเพื่อเป็นพื้นฐานสำหรับการศึกษาทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวในประเทศไทย

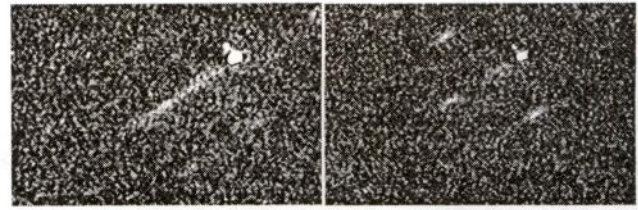
ได้มีการติดตั้งเครื่องปลูกชั้นผลึกด้วยลำโมเลกุล (Molecular Beam Epitaxy: MBE) เพื่อใช้ในการปลูกผลึกที่มีความหนาเป็นระดับอะตอมของสารประกอบกึ่งตัวนำหมู่ III-V ที่คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัยตั้งแต่ปี พ.ศ. 2535 จากนั้นได้มีการวิจัยโครงสร้างควอนตัมของ AlGaAs/GaAs และ InGaAs/GaAs ทั้งแบบ Single Quantum Well (SQW) และ Multiple Quantum Well (MQW) ซึ่งเป็นโครงสร้างที่อิเล็กตรอนถูกกัก (confined) ให้เคลื่อนที่ได้ใน 2 มิติ และมีพลังงานเป็นแบบควอนตัม อิเล็กตรอนที่ถูกกักไว้ในบ่อควอนตัมจะสามารถเคลื่อนย้ายออกจากบ่อควอนตัมได้โดยอาศัยคุณสมบัติคลื่นของอิเล็กตรอน (ปรากฏการณ์ทันเนลลิง) ประกอบกับทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยวที่เช่นกัน ที่เป็นสิ่งประดิษฐ์ที่มีขนาดจิ๋วในระดับอะตอม ซึ่งอาศัยปรากฏการณ์ทางควอนตัมเป็นกลไกการทำงาน ดังนั้นในเบื้องต้นของการพัฒนาทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยว จะต้องเข้าใจการทันเนลลิงนี้ โดยต้องทำการทดลองสร้างโครงสร้างรอยต่อทันเนล ซึ่งในโครงสร้างนี้สามารถสร้างได้โดยใช้เทคโนโลยีการปลูกผลึกด้วยลำโมเลกุลด้วยสารประกอบกึ่งตัวนำ $Al_xGa_{1-x}As/GaAs$ หรือ $GaAs/In_xGa_{1-x}As$ โดยโครงสร้างที่ได้จะมีลักษณะเป็นฟิล์มบางที่มีแผนภาพแถบพลังงานดังรูปที่ 1 จากนั้นจึงทำการศึกษาลักษณะ ขนาดและเงื่อนไขที่เหมาะสมของโครงสร้างรอยต่อทันเนล เพื่อนำมาเป็นข้อมูลในการสร้างโครงสร้างของทรานซิสเตอร์อิเล็กทรอนิกส์เดี่ยว และสำหรับการศึกษาลักษณะที่สำคัญในการทำให้เกิดโครงสร้างทรานซิสเตอร์นี้ คือ ปรากฏการณ์ฮอลล์แบบล็อกเคด ซึ่งโครงสร้างกลุ่มอะตอมที่อยู่ในทรานซิสเตอร์สามารถสร้างขึ้นได้โดยอาจใช้การปลูกผลึกแบบเฉพาะที่ (Selective growth) อาทิเช่น เทคนิคการปลูกผลึกผ่านหน้ากากเงา (Shadow mask technique) [28] ที่มีการวิจัยในห้องปฏิบัติการวิจัยสังเคราะห์สารกึ่งตัวนำ ภาควิชาวิศวกรรมไฟฟ้า จุฬาลงกรณ์มหาวิทยาลัย มาก่อนแล้ว โดยตัวอย่างลักษณะโครงสร้างที่ปลูกได้แสดงดังรูปภาพเล็กในรูปที่ 10 ซึ่งเป็นหน้ากากเงาที่ทำให้ลักษณะผลึกที่ปลูกได้เรียงตัวกันเป็นเส้น (Stripe) ตามขนาดของความกว้างช่องหน้ากากคือ $3 \mu m$ ชั้นผลึกที่ปลูกเป็นเส้นด้วยหน้ากากเงานี้มีคุณภาพดี เนื่องจากไม่มีแรงเครียดระหว่างการปลูก เมื่อเทียบกับกรณีที่ปลูกชั้นผลึกเต็มหน้า และยังสามารถหลีกเลี่ยงการกัดด้วยน้ำยาเคมี (Chemical Etching) ซึ่งเป็นสาเหตุของการเกิดจุดบกพร่อง



รูปที่ 10 ผลการวัดโฟโตลูมิเนสเซนซ์เปรียบเทียบของตัวอย่างโครงสร้างชั้นผลึกที่ปลูกได้ด้วยวิธีล้าโมเลกุลแบบเต็มหน้า (1) และการใช้เทคนิคการปลูกผลึกผ่านหน้ากากเงา (2) [28]

(Defects) ที่ผิวผลึกได้ ผลการวัดโฟโตลูมิเนสเซนซ์ จากตัวอย่างผลึกที่ปลูกผ่านหน้ากากเงามีการเปล่งแสงที่เข้มกว่าจากตัวอย่างผลึกที่ปลูกเต็มหน้าหลายเท่า ดังแสดงในรูปที่ 10 รูปร่างของยอดโฟโตลูมิเนสเซนซ์ที่ได้จากตัวอย่างที่ปลูกผ่านหน้ากากเงายังมีความคมแคบ โดยมีค่าความกว้างของสเปกตรัมที่ค่าครึ่งยอดเท่ากับ 14 nm แสดงให้เห็นว่าเส้นของผลึกที่มีโครงสร้างแบบควอนตัมนี้มีคุณภาพดี และหากขนาดความกว้างของช่องหน้ากากเงามีความแคบมากในระดับของ 100 nm อิเล็กตรอนจะเคลื่อนที่ในหนึ่งมิติก็จะได้โครงสร้างเป็นควอนตัมไวร์ (Quantum Wire) ซึ่งจะสามารถกักอิเล็กตรอนให้มีประสิทธิภาพขึ้น ปรากฏการณ์ควอนตัมจะเด่นชัดขึ้นตามค่าความหนาแน่นของสเตต (Density of States) ที่สูงขึ้น โดยโครงสร้างควอนตัมไวร์นี้สามารถประยุกต์ไปสู่การทำงานของทรานซิสเตอร์อิเล็กตรอนเดี่ยวได้โดยใช้โครงสร้าง Schottky In-plane Gate (IPG) หรือ Wrap Gate (WG) เป็นตัวควบคุมการไหลของอิเล็กตรอนเป็นตัว ๆ [29]

ในหลักการแล้วโครงสร้างที่สามารถเก็บกักอิเล็กตรอนไว้ได้อย่างเด็ดขาด หรือ อิเล็กตรอนที่เป็นศูนย์มิติ จะใช้ทำทรานซิสเตอร์อิเล็กตรอนเดี่ยวที่มีประสิทธิภาพสูงสุด และอยู่ในอุดมคติที่สุด โครงสร้างดังกล่าวก็คือ โครงสร้างควอนตัมดอท โดยที่ดอทหรือกลุ่มอะตอมขนาดเล็กนี้จะต้องมีขนาดสม่ำเสมอและวางตัวอย่างเป็นระเบียบ ซึ่งเงื่อนไขของโครงสร้างควอนตัมดอทดังกล่าวยังเป็นปัญหาในทางปฏิบัติ โครงสร้างควอนตัมดอทเตรียมได้จากการปลูกชั้นผลึกเป็นหย่อม ๆ หรือเป็นกลุ่มอะตอม (Islands) กระจัดกระจายอยู่บนผลึกฐาน เช่น การปลูกควอนตัมดอทของ InAs บน GaAs [30] หรือ GaSb บน GaAs [31] ที่ห้องปฏิบัติการวิจัยสิ่งประดิษฐ์สารกึ่งตัวนำ คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ได้มีการทดลองปลูกโครงสร้างควอนตัมดอทของ InAs บน GaAs ขึ้น โดยการควบคุมการเปิดปิดชัตเตอร์ของ In Effusion Cells ภายในเครื่อง MBE ด้วยระยะเวลาสั้น ๆ (15 วินาที) และปลูกโครงสร้างควอนตัมดอทซ้อนเป็น 3 ชั้นก่อนปลูกชั้นผลึก GaAs ปิดทับ รูปที่ 11 (ก) เป็นรายละเอียดของ RHEED Pattern ในขณะที่ปลูกชั้น GaAs ซึ่งมีลักษณะเป็นเส้นตรงที่เป็นเส้นคู่ประกบเส้นหลักที่สะท้อนให้เห็นถึง



รูปที่ 11 Reflection High Energy Electron Diffraction (RHEED) Pattern (ก) ขณะปลูกชั้น GaAs (ข) ขณะปลูกชั้น ควอนตัมดอท InAs

การเรียงตัวเป็นชั้นของ GaAs ส่วนรูปที่ 11 (ข) RHEED Pattern จะปรากฏเป็นจุดในขณะเปิดชัตเตอร์ของ In และ ปิดชัตเตอร์ของ Ga เป็นเวลาสั้น ๆ ขนาดของควอนตัมดอทจะเป็นตัวกำหนดค่าระดับพลังงานควอนตัมของอิเล็กตรอน ความสม่ำเสมอของขนาดของดอท ยังกำหนดความชัดเจนของค่าระดับพลังงานควอนตัมได้นั้น ๆ ด้วย โดยเงื่อนไขการปลูกควอนตัมดอทได้แก่ อุณหภูมิของผลึกฐาน การเปิดปิดชัตเตอร์ และ อุณหภูมิของ Effusion Cell ฯลฯ ซึ่งมีผลต่อคุณภาพของควอนตัมดอทที่ได้ และสามารถประเมินได้จากการวิเคราะห์ผลการวัดโฟโตลูมิเนสเซนซ์ที่อุณหภูมิต่ำ การวัดโฟโตลูมิเนสเซนซ์สเปกตรัมจากชิ้นสารตัวอย่างที่มีโครงสร้างควอนตัมดอทนี้อยู่ระหว่างการดำเนินการ เนื่องจากต้องทำการวัดในช่วงคลื่น near infrared ($\sim 1.2 \mu\text{m}$) สำหรับ InAs ดอท [30] โดยใช้ตัวตรวจวัดแสงที่มีการตอบสนองคลื่นในช่วงความยาวคลื่นดังกล่าว (เช่น InGaAs Photodiode หรือ Ge Photodiode)

นอกจากนี้การใช้เทคนิคการปลูกผลึกผ่านหน้ากากเงาร่วมกับการปลูกผลึกให้ได้โครงสร้างควอนตัมดอท ยังเป็นอีกแนวทางหนึ่งที่ทำให้ได้กลุ่มอะตอมขนาดเล็กที่ถูกจำกัดอยู่ในพื้นที่กำหนด ซึ่งทำให้ได้โครงสร้างของทรานซิสเตอร์ในบริเวณที่ต้องการ จึงเป็นแนวทางที่จะประยุกต์ใช้กับการสร้างวงจรรวมที่ประกอบด้วยทรานซิสเตอร์อิเล็กตรอนเดี่ยวได้ แนวทางดังกล่าวนี้จึงเป็นหัวข้อวิจัยในการพัฒนาทรานซิสเตอร์อิเล็กตรอนเดี่ยวเพื่อนำมาใช้ในวงจรรวมต่อไป

5. สรุป

บทความนี้กล่าวถึงทฤษฎีพื้นฐานของทรานซิสเตอร์อิเล็กตรอนเดี่ยวคือ ทฤษฎีออตโตคอกซึ่งเป็นการอธิบายการทันเนลิ่งร่วมกับปรากฏการณ์ลอมบ์ล็อกเคด และนำเสนอแนวทางการใช้งานทรานซิสเตอร์อิเล็กตรอนเดี่ยวในแบบต่าง ๆ ในทั้งในวงจรแอนะล็อกและวงจรดิจิทัล และสุดท้ายได้เสนอขั้นตอนการพัฒนาทรานซิสเตอร์อิเล็กตรอนเดี่ยวในประเทศไทยด้วยเทคโนโลยีการปลูกผลึกด้วยล้าโมเลกุลร่วมกับเทคนิคการปลูกผลึกผ่านหน้ากากเงา

6. กิตติกรรมประกาศ

ผู้เขียนขอขอบคุณการสนับสนุนด้านทุนวิจัยจากโครงการวิจัยกักกันภัย สำนักงานพัฒนาวิทยาศาสตร์และเทคโนโลยีแห่งชาติ ร่วมกับจุฬาลงกรณ์มหาวิทยาลัย และ โครงการปริญญเอกกาญจนาภิเษก สำนัก

งานกองทุนสนับสนุนการวิจัย และขอขอบคุณ Prof. Ignez Eisele และ Dr. Karl Eberl ด้านการวิจัยร่วมจาก Universität der Bundeswehr München และ Max-Planck Institute Stuttgart ตลอดจนทุน Sandwich Program ของ DAAD ของรัฐบาลเยอรมัน

เอกสารอ้างอิง

- [1] M. Ono, M. Saito, T. Yoshitomi, C. Fiegna, T. Ohguro, and H. Iwai, "A 40 nm gate length n-MOSFET," *IEEE Trans. Electron Devices*, vol. 42, pp. 1822-1830, Oct. 1995.
- [2] J. Han, D. K. Ferry, and P. Newman, "Ultra-submicrometer-gate AlGaAs/GaAs HEMT's," *IEEE Electron Device Lett.*, vol. 11, pp. 209-211, May 1990.
- [3] S. Asai, and Y. Wada, "Technology challenges for integration near and below 0.1 μm ," *Proc. IEEE*, vol. 85., no. 4, pp. 505-520, Apr. 1997.
- [4] D. Goldhaber-Gordon, M. S. Montemerlo, J. C. Love, G. J. Opiteck, and J. C. Ellenbogen, "Overview of nanoelectronic devices," *Proc. IEEE*, vol. 85., no. 4, pp. 521-540, Apr. 1997.
- [5] Y. Taur, "The incredible shrinking transistor," *IEEE Spectrum*, pp. 25-29, Jul. 1999.
- [6] R. Y. Keyes, "The future of solid-state electronics," *Physics Today*, pp. 42-48, Aug. 1992.
- [7] U. Eberl, "Smaller faster better," *New World*, pp. 28-29, Apr. 1998.
- [8] M. Cahay, and S. Bandyopadhyay, "Semiconductor quantum devices," *IEEE Potentials*, pp. 18-23, Feb. 1993.
- [9] H. Hasegawa, "Status and key issues for compound semiconductor nanoelectronics," in *Proc. IEEE Inter. Physics and Modeling of Devices Based on Low-Dimensional Structure*, 1998, pp. 2-9.
- [10] H. Ahmed, "Single-electron electronics: challenge for nanofabrication," *J. Vac. Sci. and Tech. B*, vol. 15, pp. 2101-2108, Nov. 1997.
- [11] K. K. Likharev, "Single-electron devices and their applications," *Proc. IEEE*, vol. 87, no. 4, Apr. 1999.
- [12] ตัวอย่างเช่น ใน K. K. Likharev and T. Claeson, "Single electronics," *Sci. Amer.*, pp. 50-55, Jun. 1992.
- [13] ตัวอย่างเช่น ใน C. A. Neugebauer, and M. B. Webb, "Electrical conduction mechanism in ultrathin, evaporated metal films," *J. Appl. Phys.*, vol. 33, no. 1, pp. 74-82, Jan. 1961.
- [14] D. Ali and H. Ahmed, "Coulomb blockade in a silicon tunnel junction device," *Appl. Phys. Lett.*, vol. 64, no. 16, pp. 2119-2120, Apr. 1994.
- [15] A. N. Korotkov, "Coulomb blockade and digital single-electron devices," in *Molecular Electronics*, J. Jortner and M. A. Ratner, Eds. Oxford, U.K.: Blackwell Science, 1997, pp. 157-189.
- [16] A. P. Alivisatos, "Electrical studies of semiconductor-nanocrystal colloids," *MRS Bulletin*, pp. 18-23, Feb. 1998.
- [17] L. J. Guo, and S. Y. Chou, "Stacked quantum dot transistor and charge-induced confinement enhancement," *Electron. Lett.*, vol. 34, pp. 1030-1031, May 1998.
- [18] J. G. Lu, J. M. Hergenrother, and M. Tinkham, "Magnetic-field-induced crossover from $2e$ to e periodicity in the superconducting single-electron transistor," *Phys. Rev. B*, vol. 53, pp. 3543-3549, Feb. 1996.
- [19] A. N. Cleland, D. Esteve, C. Urbina, and M. H. Devoret, "Very low noise photodetector based on the single electron transistor," *Appl. Phys. Lett.*, vol. 61, pp. 2820-2822, Dec. 1992.
- [20] Y. Y. Wei, J. Weis, K. v. Klitzing, and K. Eberl, "Single-electron transistor as an electrometer measuring chemical potential variations," *Appl. Phys. Lett.*, vol. 71, pp. 2514-2516, Oct. 1997.
- [21] K. P. Hirvi, M. A. Paalanen, and J. P. Pekola, "Numerical investigation of one-dimensional tunnel junction arrays at temperatures above the Coulomb blockade regime," *J. Appl. Phys.*, vol. 80, pp. 256-263, Jul. 1996.
- [22] N. M. Zimmerman, "Capacitors with Very low loss: cryogenic Vacuum-gap capacitors," *IEEE Trans. Instru. and Meas.*, vol. 45, no. 5, pp. 841-846, Oct. 1996.
- [23] J. M. Hergenrother, J. G. Lu, and M. Tinkham, "The single-electron transistor as an ultrasensitive microwave detector," *IEEE Trans. Appl. Supercond.*, vol. 5, no. 2, pp. 2604-2607, Jun. 1995.
- [24] G. Zimmerli, R. L. Kautz, and M. Martinis, "Voltage gain in the single-electron transistor," *Appl. Phys. Lett.*, vol. 61, pp. 2616-2617, Nov. 1992.
- [25] K. Matsumoto, "STM/AFM nano-oxidation process to room-temperature-operated single-electron transistor and other devices," *Proc. IEEE*, vol. 85, no. 4, pp. 612-628, Apr. 1997.
- [26] K. Yano, T. Ishii, T. Sano, T. Mine, F. Murai, T. Hashimoto, T. Kobayashi, T. Kure, and K. Seki, "Single-electron memory for giga-to-tera bit storage," *Proc. IEEE*, vol. 87, no. 4, pp. 633-651, Apr. 1999.
- [27] T. Takahashi, M. Nagase, H. Namatsu, K. Kurihara, K. Iwadata, Y. Nakajima, S. Horiguchi, K. Murase, and M. Tabe, "Fabrication technique for Si single-electron transistor operating at room temperature," *Electron. Lett.*, vol. 31, pp. 136-137, Jan. 1995.
- [28] S. Sopitpan, "Selective Molecular beam epitaxy of GaAs and related compounds by shadow mask technique," *Ph.D. Thesis*, Faculty of Engineering, Chulalongkorn University, 1996.
- [29] H. Hasegawa, H. Fujikura, and H. Okada, "Molecular-beam epitaxy and device applications of III-V semiconductor nanowires," *MRS Bulletin*, pp. 25-30, Aug. 1999.
- [30] Y. Sugiyama, Y. Nakata, K. Imamura, S. Muto, and N. Yokoyama, "Stacked InAs self-assembled quantum dots on (001) GaAs grown by molecular beam epitaxy," *Jpn. J. Appl. Phys.*, vol. 35 part 1, no. 2B, pp. 1320-1324, Feb. 1996.
- [31] K. Susuki, R. A. Hogg, K. Tachibana, and Y. Arakawa, "Growth and optical properties of self-assembled Type II GaSb/GaAs quantum dots," in *Proc. IEEE Intern. Conf. On Indium Phosphide and Related Materials*, 1998, pp. 155-158.