



วารสารวิชาการ วิศวกรรมศาสตร์ ม.อบ. UBU Engineering Journal

บทความวิจัย

บล็อกวงจรขยายผลต่างสัญญาณกระแสต่อเรียงบัฟเฟอร์: การออกแบบวงจรรวมแบบ ซีมอสและการประยุกต์ใช้

Current Differencing Buffered Amplifier: CMOS Integrated Circuit Forms and Applications

เจตวรา ต่างจิตร์^{1*} วรพงศ์ ตั้งศรีรัตน์² วัลลภ สุระกำพลธร³

¹ คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์ อำเภอยะรัง จังหวัดนครปฐม 73170

² คณะวิศวกรรมศาสตร์ สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง กรุงเทพมหานคร 10520

³ วิทยาลัยนวัตกรรมการผลิตขั้นสูง สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง และภาคีสมาชิก สำนักวิทยาศาสตร์ ราชบัณฑิตยสภา

Jetwara Tangjit^{1*} Worapong Tangsirat² Wanlop Surakampontrorn³

¹ Faculty of Engineering, Rajamangala University of Technology Rattanakosin, Nakhon Pathom 73170

² Faculty of Engineering, King Mongkut's Institute of Technology Ladkrabang, Bangkok 10520

³ College of Advanced Manufacturing Innovation, King Mongkut's Institute of Technology Ladkrabang, and Member of the Royal Society

* Corresponding author.

E-mail: jetwara.tan@rmutr.ac.th; Telephone: 08 2444 6886

วันที่รับบทความ 7 กุมภาพันธ์ 2561; วันที่แก้ไขบทความครั้งที่ 1 19 มีนาคม 2561; วันที่แก้ไขบทความครั้งที่ 2 4 เมษายน 2561; วันที่ตอบรับบทความ 1 พฤษภาคม 2561

บทคัดย่อ

บทความนี้เป็นการเรียบเรียงถึงการออกแบบวงจรรวมและการประยุกต์ใช้บล็อกวงจรแอ็กทีฟ ที่มีชื่อเรียกว่า วงจรขยายผลต่างสัญญาณกระแสต่อเรียงบัฟเฟอร์ หรือ ซีดีบีเอ (current differencing buffered amplifier: CDBA) บทความได้อธิบายถึง สมบัติพื้นฐาน การสังเคราะห์ และการเปรียบเทียบสมบัติของบล็อกวงจรแบบเหมาะสมกับการสร้างด้วยเทคโนโลยีซีมอสที่มีการนำเสนอไว้ 5 วงจร จากการที่บล็อกวงจร CDBA ประกอบด้วยวงจรขยายกระแสค่าขยายหนึ่งเท่าต่อพ่วงกับวงจรขยายแรงดันค่าขยายหนึ่งเท่า ทำให้วงจรไม่ซับซ้อน มีแบนด์วิดท์กว้าง และสามารถนำไปประยุกต์ใช้ในกระบวนการสังเคราะห์ระบบประมวลผลสัญญาณแอนะล็อกทั้งในรูปแบบกระแสและรูปแบบแรงดันได้ บทความได้กล่าวรวบรวมถึงการประยุกต์ใช้ในการสังเคราะห์วงจรกรองและวงจรออสซิลเลเตอร์ดังนี้ การเลียนแบบโครงข่ายวงจรบันไดพาดรูปแบบกระแสด้วยหลักการของการแทนบล็อกของทอพอโลยีคู่ควบการสังเคราะห์วงจรกรองอันดับ n รูปแบบกระแสด้วยกราฟการไหลสัญญาณ การสังเคราะห์ตัวกรองอันดับหนึ่งและอันดับสอง การสังเคราะห์วงจรออสซิลเลเตอร์ซึ่งแบ่งการพิจารณาออกเป็น วงจรออสซิลเลเตอร์แบบเฟสเดียววงจรควอดเรเจอร์ออสซิลเลเตอร์ วงจรออสซิลเลเตอร์แบบหลายเฟส และการสังเคราะห์วงจรฟังก์ชันแอนะล็อก

คำสำคัญ

วงจรรวมแบบซีมอส ซีดีบีเอ การประมวลผลสัญญาณแอนะล็อก วงจรฟังก์ชันแอนะล็อก บล็อกวงจรพื้นฐานแบบแอ็กทีฟ วงจรกรองวงจรออสซิลเลเตอร์

Abstract

The designs and applications of a circuit building block called as Current Differencing Buffered Amplifier (CDBA) are reviewed in this article. The basic concept of CDBA is outlined and then 5 realization methods in CMOS integrated circuit forms are explained and their performances are compared. Since it is a cascade connection of unity gain current amplifier and unity gain voltage amplifier, the CDBA circuits are simple, wide bandwidth and can be employed to implement voltage-mode and current-mode analog signal processing systems. The applications of CDBA to synthesis filter and oscillator are reviewed as follows: The use of CDBA to synthesize current-mode passive RLC ladder network using block substitution process, Signal flow graph synthesis of general n^{th} order current-mode transfer function, first-order and second-order filter sections, single phase oscillators, quadrature oscillators, multiphase oscillators and analog function circuits.

Keywords

CMOS integrated circuit; CDBA; analog signal processing; analog function circuits; active circuit building block; filter; oscillator

1. บทนำ

ด้วยความก้าวหน้าของเทคโนโลยีการออกแบบวงจรรวม (integrated circuit) ที่สามารถออกแบบและสร้างระบบวงจรที่มีความซับซ้อนสูง มีประสิทธิภาพการทำงานเร็ว แต่มีขนาดเล็ก ผลที่ได้ก็คือ เกิดการพัฒนาอุปกรณ์ทางอิเล็กทรอนิกส์ที่สามารถพกพาได้ เช่น คอมพิวเตอร์พกพา อุปกรณ์เครื่องมือดิจิทัลพกพา หรือ โทรศัพท์เคลื่อนที่ เป็นต้น อุปกรณ์พกพาเหล่านี้ถ้าหากใช้แบตเตอรี่ขนาดใหญ่ก็จะเกิดความไม่สะดวก จึงใช้เพียงแบตเตอรี่ขนาดเล็ก โดยระบบประมวลผลสัญญาณแอนะล็อกเดิมจะประมวลผลสัญญาณในรูปแบบแรงดัน (voltage mode) ซึ่งต้องใช้แรงดันไฟเลี้ยงสูง ดังนั้นเพื่อให้ระบบการประมวลผลสัญญาณแอนะล็อกเหมาะสมกับการต่อทำงานร่วมกับอุปกรณ์ดิจิทัลพกพาได้ ระบบประมวลผลสัญญาณแอนะล็อกจึงหันมาใช้เป็นการประมวลผลสัญญาณแบบรูปแบบกระแส (current mode) โดยที่บล็อกวงจรพื้นฐาน (circuit building block) ที่นิยมใช้ในการออกแบบวงจรประมวลผลสัญญาณแอนะล็อกรูปแบบกระแส เช่น บล็อกวงจรขยายส่งผ่านความนำ หรือ OTA (operational transconductance amplifier) บล็อกวงจรขยายป้อนกลับ

กระแส หรือ CFOA (current feedback operational amplifier) และ บล็อกวงจรสายพานกระแสรุ่นที่สอง หรือ CCII (second generation current conveyor) เป็นต้น [1,2]

ในปี ค.ศ. 1999 ได้มีการนำเสนอบล็อกวงจรพื้นฐานแบบใหม่ที่ทำให้ชื่อเรียกว่า วงจรขยายผลต่างสัญญาณกระแสต่อเรียงบัฟเฟอร์ หรือ CDBA (current differencing buffered amplifier) [3] โดยที่โครงสร้างบล็อกวงจร CDBA นี้เหมาะสมกับการออกแบบสร้างเป็นวงจรรวมทั้งในเทคโนโลยีแบบไบโพลาร์ (bi-polar) และเทคโนโลยีซีมอส (CMOS) [4-6] นอกจากนี้บล็อกวงจรพื้นฐาน CDBA ยังให้พิสัยพลวัต (dynamic range) และแบนด์วิดท์ (bandwidth) ที่กว้าง มีความคล่องตัวในการออกแบบและการประยุกต์ใช้สูง โดยเฉพาะกับการออกแบบวงจรกรอง [7] และวงจรออสซิลเลเตอร์ [8] ในย่านความถี่สูงที่มีการประยุกต์ใช้ในระบบการสื่อสารและโทรคมนาคม นักวิจัยด้านการออกแบบวงจรได้นำแนวคิดของบล็อกวงจร CDBA ไปทำการต่อยอดประยุกต์ใช้เพื่อออกแบบระบบประมวลผลสัญญาณกันอย่างมากมาย บทความนี้จึงได้นำพัฒนาการ การออกแบบและประยุกต์ใช้มารวบรวมไว้ โดยในหัวข้อที่ 2 ของบทความนี้จะเป็นการกล่าวถึงสมบัติพื้นฐานของวงจร CDBA หัวข้อที่ 3

กล่าวถึงโครงสร้างของวงจร CDDBA โดยเฉพาะที่เหมาะสมกับการสร้างด้วยเทคโนโลยีซีมอส จำนวน 5 วงจร รวมถึงการเปรียบเทียบวงจร ในหัวข้อที่ 4 เป็นการกล่าวถึงการนำเอา CDDBA ไปประยุกต์ใช้ออกแบบวงจรกรองและวงจรออสซิลเลเตอร์ทั้งในรูปแบบกระแสและรูปแบบแรงดัน รวมถึงการสังเคราะห์วงจรฟังก์ชันก่และบล็อกด้วย

2. พื้นฐานของบล็อกวงจรขยายผลต่างสัญญาณกระแสต่อเรียงบัฟเฟอร์

2.1 สมบัติพื้นฐานของบล็อกวงจร CDDBA

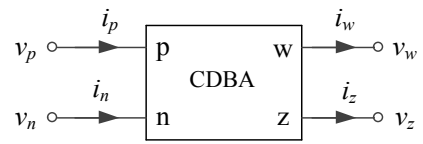
บล็อกวงจรพื้นฐาน CDDBA สามารถเขียนแสดงและอธิบายได้ตามแผนภาพรูปที่ 1 ซึ่งเป็นโครงข่ายวงจรแบบสี่ขั้วต่อ ที่ความสัมพันธ์ของสัญญาณกระแสและสัญญาณแรงดันของทั้งสี่ขั้วต่อ เขียนได้เป็นสมการเมทริกซ์ดังนี้

$$\begin{bmatrix} i_z \\ v_w \\ v_p \\ v_n \end{bmatrix} = \begin{bmatrix} 0 & 0 & 1 & -1 \\ 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} v_z \\ i_w \\ i_p \\ i_n \end{bmatrix} \quad (1)$$

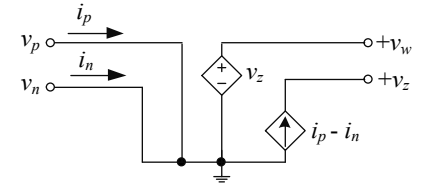
หรือเขียนอธิบายในรูปแบบความสัมพันธ์ของกระแสและแรงดันที่ขั้วต่อได้เป็น

$$v_p = 0, v_n = 0, i_z = i_p - i_n, v_w = v_z \quad (2)$$

สมการ (2) บ่งบอกว่าบล็อกวงจร CDDBA ทำการขยายผลต่างของสัญญาณกระแส i_p และ i_n ที่ไหลเข้าที่ขั้วต่อสัญญาณเข้า p และ n ตามลำดับ ไปเป็นกระแสสัญญาณออกที่ขั้วต่อ z โดยที่ $i_z = i_p - i_n$ แล้วถูกทำการแปลงไปเป็นสัญญาณแรงดัน v_z ด้วยอิมพีแดนซ์ที่ต่อที่ขั้วต่อ z และถูกบัฟเฟอร์ถ่ายโอนเป็นสัญญาณแรงดัน v_w ที่ขั้วต่อสัญญาณออก w หรือทำให้ $v_w \approx v_z$ มีสมบัติเพิ่มเติมของ CDDBA ที่น่ากล่าวถึงคือการเป็นวงจรรับสัญญาณกระแสเข้าที่ดี คือ ศักย์จุดสัญญาณเข้าของขั้วต่อ p และ n มีค่าเท่ากับศักย์ดิน (ground potential) หรือ $v_p = v_n$ มีค่าเท่ากับ 0 โวลต์ และความต้านทานสัญญาณขาเข้าต่ำ หรือ r_p และ r_n มีค่าประมาณ 0Ω ดังนั้นในเชิงโครงสร้างตามสมการ (1) และ



(ก) แผนภาพบล็อก



(ข) วงจรสมมูล

รูปที่ 1 แผนภาพวงจรขยายผลต่างกระแสต่อเรียงบัฟเฟอร์ [3]

(2) จึงกล่าวได้ว่า CDDBA ประกอบด้วยวงจรย่อย คือ วงจรขยายผลต่างสัญญาณค่าขยายหนึ่งเท่า หรือเรียกว่า วงจรตามกระแส (current follower) ต่อเรียงด้วยวงจรขยายแรงดันค่าขยายหนึ่งเท่า หรือเรียกว่า วงจรตามแรงดัน (voltage follower) หรือบัฟเฟอร์ (buffer)

อย่างไรก็ตามในทางปฏิบัติบล็อกวงจร CDDBA อาจมีสมบัติไม่เป็นไปตามอุดมคติของสมการ (2) และเพื่อการนำความไม่แน่นอนเข้ามาพิจารณาด้วย สมการ (2) อาจเขียนได้ใหม่เป็น

$$v_p = 0, v_n = 0, i_z = \alpha_p i_p - \alpha_n i_n, v_w = \beta v_z \quad (3)$$

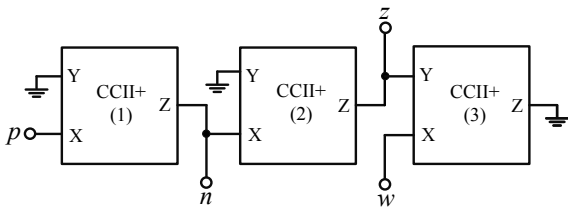
ซึ่งกำหนดให้ α_p, α_n และ β แทนค่าขยายกระแสและค่าขยายแรงดัน ตามลำดับ และอาจเขียนแสดงได้ว่า

$$\alpha_p = 1 - \varepsilon_p, \alpha_n = 1 - \varepsilon_n, \beta = 1 - \varepsilon_v \quad (4)$$

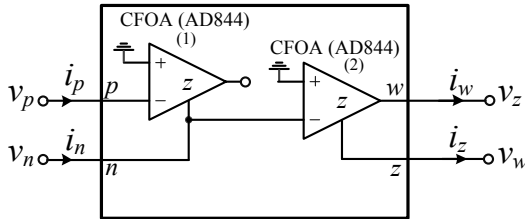
โดยที่ $|\varepsilon_p| \ll 1, |\varepsilon_n| \ll 1, |\varepsilon_v| \ll 1$ และ $\varepsilon_p, \varepsilon_n$ และ ε_v แทน ค่าผิดพลาดตามกระแส (current tracking error) และค่าผิดพลาดตามแรงดัน (voltage tracking) ตามลำดับ

2.2 การสังเคราะห์ CDDBA ด้วยบล็อกวงจรพื้นฐาน

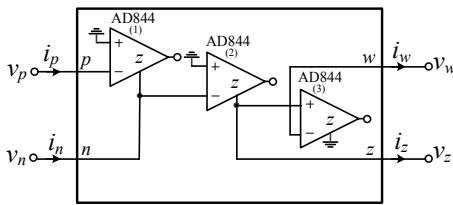
- 1) CDDBA ที่สังเคราะห์จากบล็อกวงจรสายพานกระแส
รูปที่ 2 แสดง CDDBA ที่สังเคราะห์โดยนำเอาบล็อกวงจรสายพานกระแสรุ่นที่สองชนิดบวก (plus type CCII) 3 ตัวมาต่อกัน [9] โดยที่ CCII (1) ขยาย



รูปที่ 2 CDBA ที่สังเคราะห์ด้วยวงจร CCII



(ก)



(ข)

รูปที่ 3 บล็อก CDBA สังเคราะห์ด้วยไอซี AD844 (ก) ไอซี AD844 2 ตัว [3] (ข) ไอซี AD844 3 ตัว [11]

และทำให้เกิดกระแสสัญญาณ i_p ไหลเข้าที่ขั้วต่อ z ของมัน เพื่อไปทำการหักล้างกับกระแสสัญญาณเข้า i_n ทำให้กระแสสัญญาณเข้าของ CCII (2) เป็น $(i_p - i_n)$ และถูกส่งผ่านไปเป็นกระแสสัญญาณออกที่ขั้วต่อ z ของ CCII (2) ส่วน CCII (3) เป็นวงจรบัฟเฟอร์เนื่องจากขั้วต่อ z ของมันถูกต่อลงศักย์ดิน โดยที่ศักย์สัญญาณของขั้วต่อ w (ขั้วต่อ x ของ CCII) จะแปรตามศักย์สัญญาณของขั้ว z (ขั้วต่อ y ของ CCII)

2) CDBA สังเคราะห์จากวงจรขยายป้อนกลับกระแส

อีกวิธีดังแสดงไว้ในรูปที่ 3 (ก) เป็นการสังเคราะห์โดยนำเอาบล็อกวงจรขยายป้อนกลับกระแส CFOA

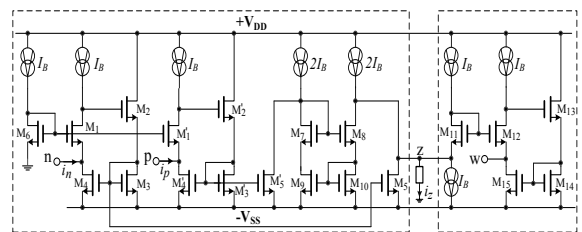
ที่เป็นวงจรรวมที่มีการผลิตเป็นไอซี (commercially available) คือ ไอซี AD844 [10] โดยนำมาต่อเป็นวงจร CCII ดังนั้นการทำงาน จึงคล้ายกับวงจรรูปที่ 2 แต่เนื่อง จากวงจรตามรูปที่ 3 (ก) มีสัญญาณรบกวนที่ขั้วต่อ w มากเพื่อแก้ปัญหานี้ Kosal และคณะ [11] จึงนำเสนอ CDBA แบบใช้ AD844 จำนวน 3 ตัว ดังแสดงไว้ในรูปที่ 3(ข)

3. CDBA ที่สังเคราะห์เป็นวงจรรวมด้วยเทคโนโลยีซีมอส

มีนักวิจัยทำการสังเคราะห์บล็อก CDBA กันไว้ทั้งในแบบเทคโนโลยีไบโพลาร์ [7] และเทคโนโลยีซีมอส [4–6] ซึ่งการทำงานของวงจรในทั้งสองเทคโนโลยีมีความคล้ายคลึงกัน บทความนี้จึงขอลำถึงเพียงวิธีการออกแบบเทคโนโลยีซีมอสดังนี้

3.1 CDBA แบบใช้เฉพาะทรานซิสเตอร์ NMOS

รูปที่ 4 เป็น CDBA แบบไฟเลี้ยงต่ำและมีแบนด์วิดท์กว้าง ที่ออกแบบให้กระแสสัญญาณผ่านเฉพาะทรานซิสเตอร์แบบ NMOS เท่านั้น ซึ่งวงจรนี้พัฒนามาจากบล็อกวงจร CDBA ที่ออกแบบในเทคโนโลยีไบโพลาร์ ที่ใช้เฉพาะทรานซิสเตอร์แบบ npn [7] ตามรูปแหล่งจ่ายกระแส I_B และทรานซิสเตอร์ M_2 ถึง M_4 ต่อกันเป็นวงจรป้อนกลับเพื่อให้ความต้านทานจุดสัญญาณเข้าหรือที่ขั้วซอร์ท ของ M_1 มีค่าต่ำเพื่อรับสัญญาณกระแสเข้า ส่วนแหล่งจ่ายกระแส I_B และ M_6 ทำให้ศักย์ไฟฟ้าที่จุดสัญญาณเข้ามีค่าประมาณ 0 โวลต์ (ศักย์ดิน) ส่วน M_5 ทำ



วงจรขยายผลต่างสัญญาณกระแส

วงจรบัฟเฟอร์

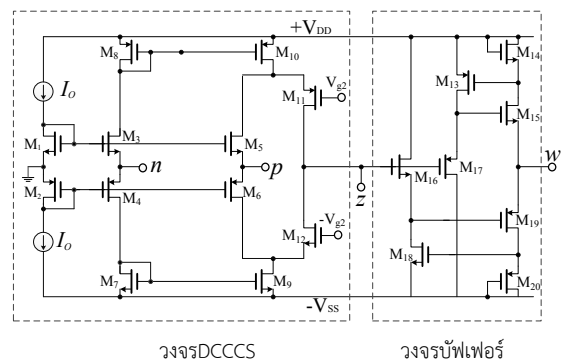
รูปที่ 4 CDBA แบบศักย์ไฟเลี้ยงต่ำและใช้เฉพาะ NMOS ทรานซิสเตอร์ [6]

หน้าที่สำเนากระแสสัญญาณเข้า i_{in} ไปเป็นกระแสสัญญาณออก i_{out} ที่ไหลออกจากขั้วต่อสัญญาณออก z หรือได้ $i_{out} = -i_{in}$ (นิยามให้กระแสไหลเข้าขั้วต่อเป็นกระแสบวก) ในทำนองเดียวกัน M_1' ถึง M_5' และวงจรสะท้อนกระแส M_7-M_{10} ทำให้กระแสสัญญาณเข้า i_p ถูกสำเนาเพื่อให้เป็นกระแสสัญญาณไหลเข้าที่จุดสัญญาณออก z ดังนั้นทำให้กระแสสัญญาณออกรวมที่ขั้วต่อ z มีค่าเป็น $i_{out} = i_p - i_n$ หรือกล่าวได้ว่าส่วนนี้เป็นวงจรขยายผลต่างสัญญาณกระแสในภาควงจรขยายบัฟเฟอร์ $M_{12}-M_{14}$ และแหล่งจ่ายกระแสคงตัว I_B นอกจากนี้ ต่อกันเป็นวงจรป้อนกลับให้ความต้านทานจุดสัญญาณออก w มีค่าต่ำแล้วยังบังคับให้กระแสผ่าน M_{12} มีค่าประมาณ I_B คงที่ ในขณะที่เดียวกัน M_{11} ที่ถูกต่อเป็นแบบไดโอดและมีกระแสคงที่ I_B ไหลผ่านเช่นกันทำให้ ศักย์ที่ขั้วซอร์ท (source) ของ M_{11} และ M_{12} มีค่าเท่ากัน

ส่วนนี้จึงทำหน้าที่เป็นวงจรขยายแรงดันที่มีค่าขยายหนึ่งเท่า จากการเลียนแบบด้วยโปรแกรม PSPICE โดยใช้มาตรฐานเทคโนโลยีซีมอส $0.5 \mu m$ วงจรให้สมบัติคือ ใช้กับไฟเลี้ยงประมาณ $\pm 1.25 V$ มีแบนด์วิดท์ $500 MHz$ ความต้านทานจุดสัญญาณเข้าของขั้วต่อ r_p r_n r_z มีค่าเท่ากับ 13Ω และความต้านทานขั้วต่อ $r_z = 290 \Omega$ และค่าผิดพลาดตามกระแสและค่าผิดพลาดตามแรงดัน α_p α_n และ β มีค่าเป็น 0.991 0.996 และ 0.989 ตามลำดับ [6]

3.2 CDDBA ที่สังเคราะห์ด้วย DCCCS

Ozoguz และคณะ [12,13] ได้นำเสนอแนวทางในการสังเคราะห์บล็อกวงจร CDDBA แบบซีมอส โดยภาคแรกจะเป็นการปรับจางวงจรแหล่งจ่ายกระแสแบบควบคุมด้วยผลต่างกระแสสัญญาณ หรือ DCCCS (differential current controlled current source) และตามด้วยวงจรบัฟเฟอร์ดังแสดงไว้ในรูปที่ 5 การทำงานสามารถอธิบายได้ดังนี้ ในส่วนของวงจร DCCCS ทรานซิสเตอร์ M_1-M_6 ต่อกันเป็น วงจร



รูปที่ 5 CDDBA ที่สังเคราะห์ด้วย DCCCS และ บัฟเฟอร์ [12,13]

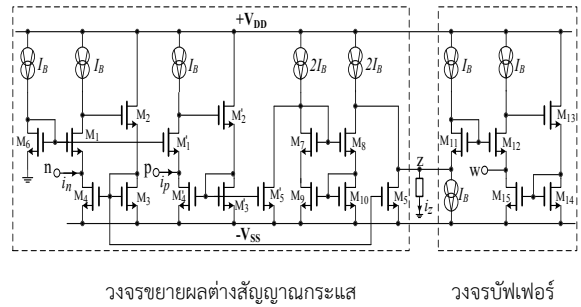
ทรานส์ลิเนียร์ผสม (mixed translinear loop) ที่มีแหล่งจ่ายกระแสคงตัว I_O และ M_1 และ M_2 ทำการไบอัสและให้ศักย์ไฟฟ้าที่ขั้วต่อ n และ p เป็นค่าศักย์ดิน M_5-M_6 และ M_9-M_{12} เป็นส่วนที่ทำให้เกิดผลต่างของสัญญาณกระแสที่ไหลเข้าที่ขั้วต่อ p และที่ขั้วต่อ n และผลต่างสัญญาณกระแสนี้ไปปรากฏที่ขั้วต่อ z โดยที่ M_1-M_{10} ควรมีขนาดเท่ากัน มีข้อสังเกตว่าถ้าหากเราถอด M_5-M_6 ออกไป วงจรส่วนนี้ก็จะทำงานเป็นวงจร CCII ในส่วนของภาคบัฟเฟอร์นั้นวงจรรูปที่ 5 เลือกให้ $M_{13}-M_{20}$ ต่อกันเป็นวงจรขยายคอมพลิเมนต์ (complementary amplifier) อย่างไรก็ตามนักวิจัยบางกลุ่มอาจเลือกออกแบบโดยใช้วงจรแบบดิฟเฟอเรนซ์ที่มีการป้อนกลับเพื่อทำให้ขั้วต่อสัญญาณออก w มีอิมพีแดนซ์ต่ำ [14,15] จากการเลียนแบบโดยใช้เทคโนโลยี AMS $0.8 \mu m$ BCMOS BSIM level-7 วงจรมีสมบัติคือ ใช้กับไฟเลี้ยงประมาณ $\pm 2.5 V$ ความต้านทานขั้วต่อ r_p และ r_n มีค่าเท่ากับ 710Ω และ 390Ω ตามลำดับ โดยไม่มีข้อมูลของความต้านทานขั้วต่อสัญญาณออก r_w และ r_z รวมถึงไม่มีข้อมูลของ α_p α_n และ β และจากข้อมูลของวงจรขยายผลต่างสัญญาณกระแสของ Uygur และ Kuntman [16] ที่เลียนแบบด้วยเทคโนโลยี $0.5-\mu m$ MIETEC ใช้ไฟเลี้ยง $\pm 2.5 V$ ให้ข้อมูลของความต้านทานขั้วต่อสัญญาณเข้า r_p และ r_n มีค่าเท่ากับ 1240Ω และ 834Ω ตามลำดับ ที่ความถี่ $100 MHz$

3.3 CDBA ที่สังเคราะห์มาจากการใช้วงจรสายพานกระแส

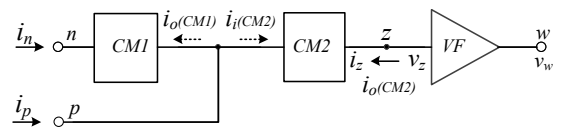
ดังที่ได้กล่าวไปแล้ว CDBA อาจประยุกต์ใช้มาจากวงจรสายพานกระแสที่ต่อดัวยับฟเฟอร์ ดังนั้น Tarim และ Kuntman [5] ได้ทำการสังเคราะห์บล็อกวงจร CDBA โดยดัดแปลงมาจากวงจร CCII ของ Zeki และ Kuntman [17] ที่ใช้ในการสังเคราะห์วงจรกรองเชิงเวลาต่อเนื่อง (continuous-time filter) โดยพัฒนาให้มีความแม่นยำมากขึ้นโดยการปรับใช้วงจรสะท้อนกระแสเดิมให้เป็นวงจรสะท้อนแบบคาสโคดที่มีการป้อนกลับเชิงแอ็กทีฟ (active feedback cascode current mirror) ดังแสดงในรูปที่ 6 (ก) และใช้วงจรบัฟเฟอร์แบบที่แสดงตามรูปที่ 6 (ข) [18] เพื่อให้ความต้านทานจุดสัญญาณออกที่ขั้วต่อ w มีค่าต่ำ ผลของการเลียนแบบโดยใช้พารามิเตอร์ของ PSPICE level3 วงจรให้สมบัติคือ ใช้กับไฟเลี้ยงประมาณ $\pm 5V$ วงจรมีแบนด์วิดท์ 70 MHz ความต้านทานขั้วต่อสัญญาณเข้า r_p และ r_n มีค่าเท่ากับ 645 Ω ความต้านทานขั้วต่อสัญญาณขาออก r_w และ r_z มีค่าเท่ากับ 49 Ω และ 678 M Ω และ α_p α_n และ β มีค่าเป็น 0.996 0.996 และ 0.999 ตามลำดับ

3.4 CDBA แบบใช้วงจรสะท้อนกระแสแบบพลิกแรงดัน

เพื่อเป็นการออกแบบให้สามารถทำงานได้โดยใช้แหล่งไฟเลี้ยงต่ำ Cakir และ Cicekoglu [19] นำเสนอวงจร CDBA ตามแสดงไว้ในรูปที่ 7 โดยที่ M_1 – M_{10} ต่อกันเป็นวงจรขยายผลต่างสัญญาณกระแส และ M_{11} – M_{18} ต่อกันเป็นวงจรบัฟเฟอร์เห็นได้ว่า วิธีการนี้ในส่วนของวงจรขยายผลต่างสัญญาณกระแส M_1 M_2 M_7 และ M_3 M_4 M_8 ต่อเป็นวงจรสะท้อนกระแสที่มีการป้อนกลับแบบพลิกแรงดัน (flip voltage) เพื่อทำให้ความต้านทานจุดสัญญาณเข้าที่ขั้วต่อ p และ n มีค่าต่ำ โดยที่ V_{b1} ไบอัสให้ขั้วต่อสัญญาณเข้ามีค่าศักย์ไฟฟ้าเท่ากับประมาณศักย์ดิน ในภาคสัญญาณออกเป็นวงจรบัฟเฟอร์แบบคลาส AB โดยที่ M_{13} และ M_{14} ทำหน้าที่เป็นแหล่งจ่ายกระแสคงที่ M_{11} – M_{15} และ M_{12} – M_{16} ต่อกันเป็น



รูปที่ 7 CDBA แบบใช้วงจรสะท้อนกระแสแบบพลิกแรงดัน [19]

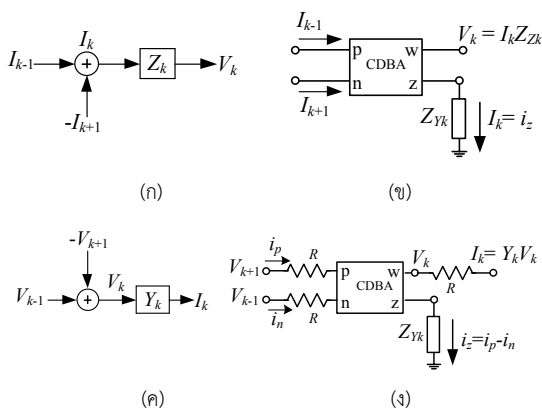


รูปที่ 8 แผนภาพวิธีการการสังเคราะห์ CDBA คลาส AB

เซลแบบคอมพลีเมนต์ที่มีการป้อนกลับแบบพลิกแรงดัน เพื่อให้ความต้านทานจุดสัญญาณออกที่ขั้วต่อ w มีค่าต่ำ [20] ผลของการเลียนแบบโดยใช้พารามิเตอร์ของเทคโนโลยีซีมอส 0.18 μm วงจรให้สมบัติคือ ใช้กับไฟเลี้ยงประมาณ $\pm 0.75V$ วงจรมีแบนด์วิดท์ 500 MHz ความต้านทานขั้วต่อ r_p และ r_n มีค่าเท่ากับ 50 Ω ความต้านทานขั้วต่อ r_w และ r_z มีค่าเท่ากับ 158 Ω และ 102 k Ω และ α_p α_n และ β มีค่าเป็น 0.978 0.978 และ 0.97 ตามลำดับ

3.5 CDBA แบบใช้ Dynamic Threshold Voltage MOSFET (DTMOS)

Kanjanop และ Kasemsuwan [21] ได้นำเสนอหลักการสังเคราะห์ CDBA โดยใช้วงจรสะท้อนกระแสคลาส AB แบบไฟเลี้ยงต่ำสองวงจรต่อเรียงกันดังแสดงตามแผนภาพรูปที่ 8 ถ้ากำหนดให้วงจรสะท้อนกระแสมีค่าขยายเท่ากับหนึ่ง CM1 ทำหน้าที่สะท้อนกระแสทำให้เกิดกระแสสัญญาณออก i_n ไหลเข้าที่ขั้วต่อสัญญาณออก กระแสสัญญาณเข้า i_p จะเข้ามาหักล้างกับกระแสสัญญาณเข้า i_n ที่ขั้วต่อสัญญาณเข้าของ CM2 ทำให้กระแสสัญญาณออกของ CM2 กลายเป็น $i_z = i_p - i_n$ ใน



รูปที่ 9 บล็อกพื้นฐานของโครงสร้างแบบบันไดพาด

ผลงานนี้ออกแบบโดยเลือกใช้ทรานซิสเตอร์แบบ DTMOS (dynamic threshold voltage MOSFET) เป็นทรานซิสเตอร์หลัก ดังนั้นจึงทำให้วงจรทำงานได้ด้วยไฟเลี้ยงต่ำ และมีความต้านทานจุดสัญญาณออกสูงเนื่องจากวงจรมีขนาดใหญ่และซับซ้อน จึงได้นำเฉพาะวงจรขยายผลต่างสัญญาณกระแสมาแสดงไว้ ในรูปที่ 9 ผู้อ่านสามารถหาอ่านรายละเอียดของวงจรและวงจรบัฟเฟอร์ได้จากบทความ [21] ผลจากการเลียนแบบโดยใช้พารามิเตอร์ของ BSIM3V3 ซีโมสทรานซิสเตอร์ วงจรให้สมบัติใช้กับไฟเลี้ยงประมาณ 0.7 V วงจรขยายผลต่างสัญญาณกระแสมีแบนด์วิดท์ 460 MHz ความต้านทานขั้วต่อสัญญาณเข้า r_p และ r_n มีค่าเท่ากับ 16.89 Ω และ 15.99 Ω ความต้านทานขั้วต่อสัญญาณออก r_w และ r_z มีค่าเท่ากับ 15.56 Ω และ 102.4k Ω และ α_p , α_n และ β มีค่าเป็น 0.998, 0.996 และ 0.995 ตามลำดับ

ตารางที่ 1 แสดงการเปรียบเทียบสมบัติของวงจร CDBA ที่ได้กล่าวถึงจึงขอนำสมบัติของบล็อกวงจร CDBA รูปที่ 4 ถึงรูปที่ 8 มาสรุปไว้ในตารางที่ 1 [21,22] พิจารณาจากตารางเห็นได้ว่าวงจรรูปที่ 6 ให้สมบัติด้อยที่สุดคือ ใช้ไฟเลี้ยง 5V ความต้านทานขั้วต่อสัญญาณเข้า r_p และ r_n มีค่าค่อนข้างสูงคือ 645 Ω และมีแบนด์วิดท์แคบ ประมาณ 70 MHz และตั้งแต่มีการนำเสนอวงจรไว้ในปี ค.ศ. 2001 ไม่พบการนำไปประยุกต์ใช้มากนัก วงจรรูปที่ 8 สามารถใช้กับไฟเลี้ยงต่ำ 0.75

V มีแบนด์วิดท์กว้าง แต่ความต้านทานจุดสัญญาณออก r_w มีค่าสูง 158 Ω ทำให้ขั้วต่อสัญญาณออกเป็นแหล่งจ่ายแรงดันไฟฟ้า (voltage source) ที่ไม่ดี วงจรรูปที่ 8 ให้สมบัติที่ดีแต่การออกแบบใช้ทรานซิสเตอร์แบบ DTMOS วงจรมีความซับซ้อน และจากการสำรวจเอกสารยังไม่พบการนำไปต่อยอดประยุกต์ใช้ วงจร CDBA รูปที่ 5 ถึงแม้จะใช้กับไฟเลี้ยงสูง 2.5 V แต่ก็พบว่ามีการนำไปอ้างอิงและประยุกต์ใช้มาก ส่วนวงจรรูปที่ 4 ใช้กับไฟเลี้ยง 2.5 V และมีการนำไปต่อยอดประยุกต์ใช้พอสมควร อย่างไรก็ตามสำหรับกรณีการศึกษาเพื่อประยุกต์ใช้ CDBA โดยทั่วไปในการออกแบบระบบประมวลผลสัญญาณที่ไม่เน้นการสร้างเป็นวงจรรวม นักวิจัยนิยมใช้วงจร CDBA ที่ใช้ไอซีสำเร็จรูปเบอร์ AD844 ตามรูปที่ 3

4. การประยุกต์ใช้บล็อกวงจร CDBA

เนื่องจาก CDBA ประกอบขึ้นด้วยวงจรขยายกระแสที่มีค่าขยาย 1 เท่า และวงจรขยายแรงดันที่มีค่าขยายเป็น 1 เท่า ทำให้สามารถประยุกต์ใช้กับการออกแบบวงจรที่ใช้งานในย่านความถี่สูงได้ดี มีนักวิจัยนำ CDBA ไปประยุกต์ใช้ในการออกแบบวงจรทั้งในรูปแบบแรงดันและรูปแบบกระแสในหลายด้านโดยเฉพาะที่สำคัญ 2 ด้าน คือ การออกแบบวงจรกรอง

ตารางที่ 1 การเปรียบเทียบสมบัติของบล็อกวงจร CDBA

พารามิเตอร์	รูปที่ 4	รูปที่ 5	รูปที่ 6	รูปที่ 7	รูปที่ 8	รูปที่ 9
เทคโนโลยี	0.5 μm	0.8 μm	0.5 μm	NA	0.18 μm	0.13 μm
ไฟเลี้ยง	2.5V	2.5V	2.5V	5V	0.75V	0.7V
α_p	0.991	NA	NA	0.996	0.978	0.998
α_n	0.996	NA	NA	0.996	0.978	0.996
β	0.989	NA	NA	0.999	0.970	0.995
r_p (Ω)	13	710	1240	645	50	16.89
r_n (Ω)	13	390	834	645	50	15.99
r_w (Ω)	13	NA	NA	49	158	15.56
r_z (Ω)	290	NA	NA	678M	102	102.4
BW (MHz)	500	NA	100	70	500	460

และ การออกแบบออสซิลเลเตอร์ ในหัวข้อ 4.1 จะเป็นการกล่าวถึงการนำ CDBA ไปประยุกต์ใช้กับการสังเคราะห์ตัวกรอง ซึ่งในหัวข้อ 4.1 (ก) และ 4.1 (ข) จะเป็นการสังเคราะห์อย่างเป็นระบบ โดยที่หัวข้อ 4.1 (ก) กล่าวถึงการเลียนแบบวงจรโครงข่ายบันไดพาด และ หัวข้อ 4.1 (ข) เป็นการสังเคราะห์ฟังก์ชันถ่ายโอนของตัวกรองโดยใช้วิธีการของ กราฟการไหลของสัญญาณ (signal flow graph หรือ SFG) ส่วนในหัวข้อ 4.1 (ค) กล่าวถึงการสังเคราะห์ตัวกรองอันดับหนึ่งและอันดับสองที่สามารถต่อพ่วงกันได้ หัวข้อ 4.2 จะกล่าวถึงการสังเคราะห์วงจรออสซิลเลเตอร์ และในหัวข้อ 4.3 กล่าวถึงการนำ CDBA ไปสังเคราะห์วงจรแอนะล็อกอื่น ๆ

4.1 การสังเคราะห์วงจรกรอง

(ก) การเลียนแบบโครงข่ายวงจรพาสซีฟ RLC

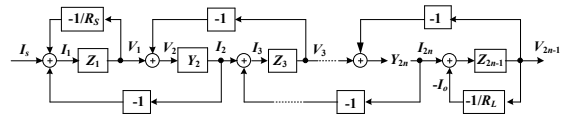
พิจารณาโครงข่ายวงจรบันไดพาดทั่วไปที่ปลายทั้งสองด้านต่อด้วยโหลดความต้านทาน R_L ตามหลักการของการออกแบบโครงข่ายวงจรแบบแอ็กทีฟ (active) ด้วยเทคโนโลยีวงจรรวม จะไม่ทำการสร้างวงจรตามรูปที่ 10 (ก) โดยตรงเนื่องจากอุปกรณ์พาสซีฟ (passive element) เช่น ตัวความต้านทาน (resistor) ตัวเก็บประจุ (capacitor) และ ตัวเหนี่ยวนำ (inductor) มีขนาดใหญ่และใช้เนื้อที่สารกึ่งตัวนำมาก ทำให้มีราคาสูง การสังเคราะห์วิธีการหนึ่งที่ใช้กัน คือทำการจำลองแบบตามหลักการมาตรฐานที่เรียกว่า การแทนบล็อกทอพอโลยีคู่ควบ (coupled topology using block substitution) วิธีการนี้ เริ่มจากการเขียนหาค่ากระแส และ ค่าแรงดันของโครงข่ายวงจรบันไดพาดรูปที่ 10 (ก) สลับกันไปตามลำดับคือ [23]

$$I_1 = I_s - \frac{V_1}{R_s} - I_2, \quad V_1 = I_1 Z \quad (5)$$

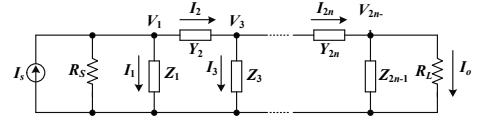
$$I_2 = Y_1(V_1 - V_3), \quad V_3 = Z_3(I_2 - I_4) \quad (6)$$

$$\text{และ } I_n = Y_n(Y_{n-1} - V_{n+1}), \quad V_n = Z_n(I_{n-1} - I_{n+1}) \quad (7)$$

โดยที่ Z_1 และ Y_1 แทนค่าอิมพีแดนซ์ และ แอดมิตแตนซ์ตามลำดับ



(ก) โครงข่ายวงจรบันไดพาดทั่วไป

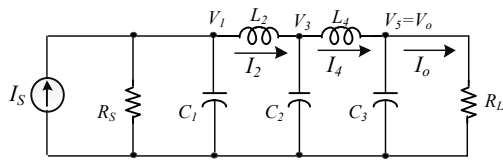


(ข) แผนภาพแสดงการเลียนแบบในรูปแบบกระแส

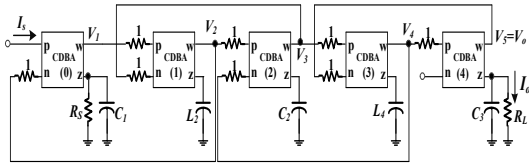
รูปที่ 10 แสดงการเลียนแบบโครงข่ายวงจรแบบบันไดพาด

จากนั้นเขียนเป็นแผนภาพเลียนแบบการคำนวณของค่ากระแสและของค่าแรงดันตามสมการ (5) ถึงสมการ (7) ตามลำดับไปจนจบ จะได้แผนภาพบล็อกใหม่เป็นโครงสร้างแบบคู่ควบ (coupled form) ดังแผนภาพรูปที่ 10 (ข) ซึ่งเห็นได้ว่าแผนภาพของการเลียนแบบประกอบด้วย โครงสร้างพื้นฐานสองรูปแบบที่คล้ายกัน คือ โครงสร้างรูปที่ 10 (ก) แทนการคำนวณ $V_k = Z_k(I_{k-1} - I_{k+1})$ และโครงสร้างรูปที่ 10 (ค) แทนการคำนวณ $I_k = Y_k(V_{k-1} - V_{k+1})$ โดยที่ k เป็นจุดใด ๆ ณ ที่ทำการคำนวณ และ $n > k$ โครงสร้างตามรูปที่ 10 (ก) นั้นสามารถใช้บล็อกวงจร CDBA สร้างวงจรการคำนวณได้ดังวงจรรูปที่ 10 (ข) ตามรูป กระแส I_k ซึ่งเป็นผลต่างของกระแสสัญญาณเข้า I_{k-1} และ I_{k+1} ที่เข้าต่อ p และ n ตามลำดับถูกถ่ายโอนไปยังขั้วต่อ z กลายเป็นกระแส

$I_z (I_z = I_k)$ แรงดันตกคร่อมขั้วต่อ z ซึ่งเป็นผลคูณของกระแส I_z กับอิมพีแดนซ์ Z_z จะถูกถ่ายโอนไปยังขั้วต่อ w ซึ่งเป็นขั้วต่อสัญญาณออก ทำให้ $V_k = I_k Z_{zk}$ ในทำนองเดียวกัน โครงสร้างรูปที่ 10 (ค) สร้างวงจรการคำนวณด้วย CDBA ได้ดังวงจรรูปที่ 10 (ง) แต่เนื่องจากคราวนี้สัญญาณเข้าเป็นแรงดัน V_{k-1} และ V_{k+1} เราจึงต้องทำการแปลงค่าเป็นสัญญาณกระแสด้วยความต้านทาน R ที่ต่ออยู่ที่ขั้วต่อ p และ n และแรงดันสัญญาณออก V จะถูกแปลงด้วยความต้านทาน R ให้สัญญาณออกอยู่ในรูปแบบของสัญญาณกระแส $I_k = V_k Y_{zk}$ โดยทั่วไปจะให้ $R=1$ โอห์ม และ $Y_k = Z_{yk}$



(ก) วงจรกรอง RLC ดั้งเดิม



(ข) การสังเคราะห์ด้วยบล็อก CDBA

รูปที่ 11 การสังเคราะห์วงจรกรองผ่านความถี่ต่ำแบบบัตเตอร์เวิร์ดอันดับ 5

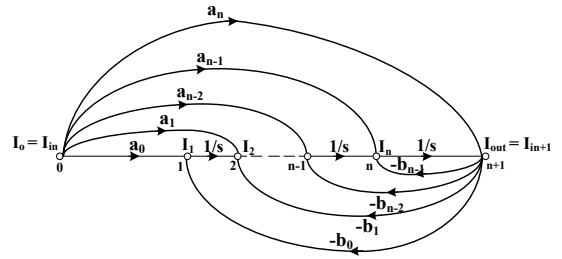
รูปที่ 11 (ก) แสดงวงจรกรองบัตเตอร์เวิร์ดผ่านความถี่ต่ำอันดับ 5 โหมดกระแสต้นแบบ โดยอาศัยการเลียนแบบด้วยหลักการของโทโพโลยีคู่ควบที่กล่าวมาจะได้ วงจรกรองที่ใช้ CDBA เป็นบล็อกวงจรพื้นฐาน ดังแสดงในรูปที่ 11 (ข) สังเกตเห็นได้ว่าจำนวนของบล็อก CDBA ที่ใช้จะเท่ากับอันดับของตัวกรอง [7]

(ข) การสังเคราะห์ฟังก์ชันถ่ายโอนโดยใช้ SFG

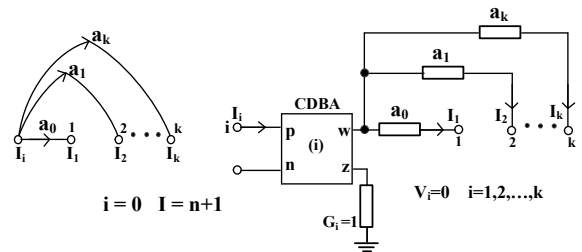
การนำ CDBA สังเคราะห์วงจรกรองด้วยวิธีการแผนภูมิการไหลของสัญญาณ (SCG หรือ signal flow graph) มีผู้นำเสนอไว้ทั้งในแบบโหมดแรงดัน [3] และแบบโหมดกระแส [24] ซึ่งมีวิธีการที่คล้ายกัน ผู้เขียนขอแนะนำวิธีการของแบบโหมดกระแสมากกว่าไว้ ดังนี้ เริ่มจากฟังก์ชันถ่ายโอนของตัวกรองเมื่อ I_{in} และ I_{out} แทนกระแสสัญญาณเข้าและกระแสสัญญาณออกตามลำดับ โดยที่ $N(s)$ เป็นพหุนามที่มีสัมประสิทธิ์เป็นค่าจริงบวกและค่าจริงลบ และเพื่อให้เป็นตัวกรองที่มีความเสถียร $D(s)$ ต้องเป็นพหุนาม Hurwitz ที่มีค่าสัมประสิทธิ์เป็นค่าจริงบวก สมการ (8) คำนวณหาสัญญาณออกได้เป็น

$$T(s) = \frac{N(s)}{D(s)} = \frac{I_{out}(s)}{I_{in}(s)}$$

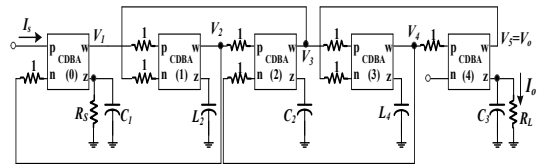
$$\frac{I_{out}(s)}{I_{in}(s)} = \frac{a_n s^n + a_{n-1} s^{n-1} + \dots + a_1 s + a_0}{s^n + b_{n-1} s^{n-1} + \dots + b_1 s + b_0} \quad (8)$$



รูปที่ 12 แผนภูมิการไหลของสัญญาณของฟังก์ชันถ่ายโอน ดังสมการ (8) [24]



(ก) แผนภาพของส่วนกระจายกระแส



(ค) แผนภาพของส่วนหาปริพันธ์กระแส

รูปที่ 13 แผนภาพการคำนวณย่อยของการสังเคราะห์แบบ SFG

$$I_{out}(s) = (a_n + a_{n-1}s^{-1} + \dots + a_1s^{-(n-1)} + a_0s^{-n})I_{in}(s) - (1 + b_{n-1}s^{-1} + \dots + b_1s^{-(n-1)} + b_0s^{-n})I_{in}(s) \quad (9)$$

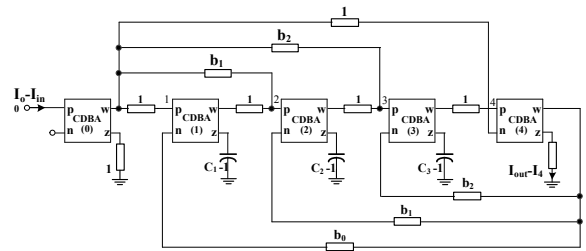
จากนั้นใช้แผนภูมิการไหลของสัญญาณเขียนแทนการคำนวณตามสมการ (9) ได้ดังรูปที่ 12 โดยที่การคำนวณตามแผนภาพมีจุดต่อเชื่อมการคำนวณที่สำคัญสองรูปแบบ ซึ่งเขียนเป็นวงจรโดยใช้บล็อก CDBA ได้เป็นรูปที่ 13 (ก) ซึ่งเป็นส่วนของการกระจายสัญญาณกระแส และรูปที่ 13 (ข) เป็นส่วนของการหาปริพันธ์กระแส ตัวอย่างการนำวิธีการนี้ไปสังเคราะห์เป็นวงจรกรองอันดับ 3 ผ่านทุกความถี่ที่ฟังก์ชันถ่ายโอนจากสมการ (8) เขียนได้เป็นสมการ (10) และได้วงจรกรองอันดับ 3 ผ่านทุกความถี่ที่ใช้บล็อก CDBA ที่แสดงไว้ในรูปที่ 14

(ค) วงจรกรองอันดับหนึ่งและวงจรกรองอันดับสอง

ในการสังเคราะห์ตัวกรองแอ็กทีฟนั้นไม่นิยมสังเคราะห์เป็นตัวกรองอันดับสูงโดยตรง ทั้งนี้เนื่องจากตัวกรองอันดับสูงมีปัญหาของสภาพไว (sensitivity) สูง ถ้าหากมีการผิดพลาดไปของค่าต่างๆของอุปกรณ์เพียงเล็กน้อย อาจทำให้สมบัติของตัวกรองเปลี่ยนไปได้มาก และการปรับแต่งก็ทำได้ยาก โดยเฉพาะปัญหาของเสถียรภาพ (stability) ของตัวกรองอันดับสูง [23] ดังนั้นจึงนิยมพัฒนาออกแบบเป็น ตัวกรองอันดับหนึ่ง หรือ ตัวกรองอันดับสอง ที่มีเสถียรภาพสูง ปรับแต่งได้ง่าย และสามารถนำไปต่อพ่วงกันเป็นตัวกรองอันดับสูงได้ [25] ตัวกรองที่จะนำมากล่าวถึงนี้มีทั้งที่เป็นรูปแบบแรงดันและรูปแบบกระแส

Toker และคณะ [13] นำเสนอวงจรกรอง CDDBA ผ่านทุกความถี่เพื่อใช้ในการสังเคราะห์วงจรกรองผ่านแถบความถี่ที่มีค่า Q สูงวงจรกรองผ่านทุกความถี่อันดับหนึ่ง (all-pass filter) เป็นวงจรกรองที่มีประโยชน์ สามารถประยุกต์ใช้ในการเลื่อนเฟสของสัญญาณ โดยที่ยังรักษาให้ค่าขนาดของสัญญาณคงที่ในช่วงความถี่ที่สนใจ วงจรกรอง CDDBA อันดับสอง ที่เหมาะสมกับการนำไปต่อพ่วงให้เป็นตัวกรองอันดับสูงได้ที่สำคัญมี วงจรไบควอดแบบ SIMO (single input multiple output) และวงจรไบควอดแบบ MISO (multiple input single output) วงจรไบควอดแบบ SIMO เป็นวงจรกรองที่มีสัญญาณเข้าเพียงสัญญาณเดียวแต่สามารถให้สัญญาณออกเป็นตัวกรองหลายผลตอบสนอง ดังตัวอย่างผลงานของ Tangsritat และ Surakamponorn [26]

วงจรไบควอดแบบ MISO เป็นวงจรกรองที่สามารถสังเคราะห์ให้มีได้หลายผลตอบสนองโดยไม่ต้องปรับเปลี่ยนรูปแบบวงจร เพียงแต่กำหนดเงื่อนไขแรงดันของสัญญาณที่ป้อนให้กลับวงจร Toker และคณะ [27] ได้นำเสนอวงจรรูปแบบกระแสไบควอด KHN (Kerwin-Huelsman-Newcomb) เป็นวงจรไบควอดที่มีข้อเด่นที่ใช้จำนวนอุปกรณ์พาสซีฟน้อย มีสภาพไวทางแอ็กทีฟ (active sensitivity) ต่ำ



รูปที่ 14 วงจรกรองผ่านทุกความถี่อันดับ 3 ของสมการ (10)

ค่าอุปกรณ์มีความกระจายตัวไม่มาก และมีเสถียรภาพต่ำ

4.2 การสังเคราะห์วงจรออสซิลเลเตอร์

เราอาจแยกการพิจารณาวงจรออสซิลเลเตอร์ออกเป็น 3 กลุ่ม คือ (ก) กลุ่มวงจรออสซิลเลเตอร์เฟสเดียว (single phase oscillator) (ข) กลุ่มวงจรออสซิลเลเตอร์แบบควอดเรเจอร์ (quadrature oscillator) และ (ค) กลุ่มวงจรออสซิลเลเตอร์แบบหลายเฟส (multiphase sinusoidal oscillator) โดยมีรายละเอียดดังนี้

- 1) กลุ่มวงจรออสซิลเลเตอร์เฟสเดียว Ozcan และคณะ [28] ได้นำเสนอโครงสร้างของวงจรออสซิลเลเตอร์สัญญาณไซน์แบบใช้ CDDBA หนึ่งวงจร และอุปกรณ์พาสซีฟ 9 ตัว วงจรนี้สามารถให้เป็นวงจรออสซิลเลเตอร์ได้ 6 รูปแบบ ซึ่งในแต่ละรูปแบบสามารถปรับความถี่ได้ด้วยค่าความต้านทานเพียงตัวเดียว โดยที่ไม่กระทบต่อเงื่อนไขและความถี่ของการแกว่ง (orthogonal tune) สำหรับออสซิลเลเตอร์ที่ไม่ใช่รูปแบบไซน์ Pal และคณะ [29] ได้ประยุกต์ใช้บล็อก CDDBA ในการสังเคราะห์วงจร astable และ monostable multivibrators ไว้
- 2) วงจรออสซิลเลเตอร์แบบควอดเรเจอร์ เป็นวงจรกำเนิดสัญญาณรูปไซน์ที่มีสัญญาณออกสองสัญญาณที่มีเฟสต่างกัน 90 องศา Keskin และคณะ [30] ได้เสนอหลักการนำบล็อกวงจร CDDBA มาทำการสังเคราะห์วงจร

- 3) วงจรออสซิลเลเตอร์แบบหลายเฟส เป็นวงจรออสซิลเลเตอร์รูปคลื่นไซน์ที่มีหลายสัญญาณออกที่มีความถี่เดียวกันแต่มีเฟสต่างกัน มีการใช้งานกันอย่างแพร่หลาย ในระบบควบคุมกำลังงาน (power controllers), ระบบสื่อสาร (communication system) และการประมวลผลสัญญาณ (signal processing) วงจรในรูปแบบแรงดันโดยทั่วไปมักจะใช้อุปกรณ์ในการสร้างเนื่องจากมีโครงสร้างที่ง่าย Pulsub และ Surakamponorn [32] นำเสนอการออกแบบวงจรกำเนิดสัญญาณไซน์แบบหลายเฟสโดยใช้ CDDBA ซึ่งมีสมบัติเด่น คือ สามารถกำเนิดสัญญาณได้ทั้งที่เป็นกระแสและแรงดันภายในวงจรเดียวกัน โครงสร้างวงจรประกอบด้วย วงจรอินทิเกรตแบบมีการสูญเสียมาคาสเคดกันจำนวน N ภาคสัญญาณต่อร่วมกับวงจรอินเวอร์เตอร์ สามารถกำเนิดสัญญาณได้ $N+1$ สัญญาณที่มีเฟสต่างกัน $360^\circ/N$ ออสซิลเลเตอร์แบบควอดเรเจอร์ โดยในส่วนของวงจรป้อนกลับแบบลบ ใช้วงจรกรองผ่านทุกความถี่อันดับหนึ่งสองวงจรมาต่อพ่วงกัน แต่โครงสร้างที่นำเสนอมีข้อด้อยที่ต้องใช้จำนวนอุปกรณ์พาสซีฟที่มีค่าเท่ากันมาก เงื่อนไขและค่าความถี่ไม่สามารถปรับได้อย่างมีประสิทธิภาพ Tangsritat และ Pisitisitchalermpong [31] ได้ทำการปรับปรุงโดยเปลี่ยนวงจรกรองผ่านทุกความถี่อันดับหนึ่งตัวที่สองให้เป็นวงจรอินทิเกรเตอร์ที่ไม่มีการสูญเสีย และได้มีการนำเสนอวงจรออสซิลเลเตอร์แบบควอดเรเจอร์ที่สามารถลดจำนวนตัวเก็บประจุที่ต้องใช้ และสามารถควบคุมสมบัติของวงจรด้วยความต้านทานตัวเดียว [10,17]

4.3 การสังเคราะห์วงจรฟังก์ชันแอนะล็อก

บล็อกวงจร CDDBA เมื่อนำมาต่อร่วมกับอุปกรณ์พาสซีฟสามารถสังเคราะห์ให้เป็นแอนะล็อกฟังก์ชันต่าง ๆ ได้ ตัวอย่างเช่น ต่อเป็นวงจรขยายแรงดันทั้งแบบกลับเฟสและไม่กลับเฟส วงจรอินทิเกรเตอร์ และวงจรอินเวอร์เตอร์ เป็นต้น

[2] มีนักวิจัยได้นำเสนอการนำเอาบล็อก CDDBA โดยต่อร่วมกับอุปกรณ์แอ็กทีฟ เช่น ทรานซิสเตอร์ หรือ ไดโอด เพื่อทำการปรับเปลี่ยนให้เป็นวงจร CDDBA สามารถสังเคราะห์แอนะล็อกฟังก์ชันที่ซับซ้อนมากขึ้น ดังนี้ Zeki และคณะ [33] นำเสนอการเพิ่มให้มีขั้วต่อ y เข้าไปใน CDDBA ให้เป็นบล็อกวงจรแบบใหม่เรียกว่า DCFA (differential input current feedback amplifier) โดยออกแบบให้ $V_p = V_y$, $V_n = V_y$ และ $I_y = 0$ แล้วนำไปต่อร่วมกับทรานซิสเตอร์มอสเฟตที่ไบอัสให้ทำงานย่านไทรโอดเพื่อทำการสังเคราะห์เป็น วงจรทรานส์คอนดักเตอร์ที่สามารถปรับค่าได้อย่างเป็นเชิงเส้น Keskin [34] นำบล็อก CDDBA ต่อร่วมกับทรานซิสเตอร์แบบมอสเพื่อสร้างเป็นวงจรคูณสี่ควอดแดรนต์ Keskin [15] เสนอการสังเคราะห์ค่าความเหนี่ยวนำลอยตัวแบบปรับค่าด้วยอิเล็กทรอนิกส์ และ Gulsoy และ Cicekoglu [35] ทำการปรับเปลี่ยนให้ CDDBA เป็นแบบกระแสควบคุม (current-controlled) แล้วนำไปสังเคราะห์ค่าความเหนี่ยวนำ Tangsritat และคณะ [36] นำเสนอ CDDBA แบบที่สามารถโปรแกรมได้ด้วยวิธีทางดิจิทัล (digitally controlled) และ Erkan และคณะ [37] เสนอการนำบล็อก CDDBA ต่อร่วมกับไดโอดเพื่อประยุกต์ใช้เป็นวงจรเรียงกระแส

Sagbas [38] เสนอการนำบล็อก CDDBA เพื่อสังเคราะห์วงจรกรอง polyphase เพื่อประยุกต์ใช้กับเครื่องรับแบบ low-IF ซึ่งวงจรกรอง polyphase นี้มีประโยชน์ประยุกต์ใช้ในระบบการสื่อสารแบบไร้สาย (wireless communication system) Pandey และคณะ [39] นำเสนอการนำ CDDBA เพื่อสังเคราะห์ตัวกรองผกผัน (inverse filter) ซึ่งมีประโยชน์ประยุกต์ใช้ในแก้ความผิดเพี้ยน จากการประมวลผลและส่งสัญญาณของระบบการสื่อสาร จากการประมวลผลคำพูดและเสียง (speech and audio processing) และ การประมวลผลของระบบเครื่องมือวัด Gupta และคณะ [40] เสนอการนำ CDDBA เพื่อสังเคราะห์วงจรขยายเครื่องมือวัดรูปแบบกระแส (current-based instrumentation amplifier) ซึ่งมีประโยชน์ประยุกต์ใช้ใน

เครื่องมือวัดทางการแพทย์ ระบบวงจรอ่านของตัวรับรู้ชีวภาพ และ ระบบการประมวลสัญญาณ

5. สรุป

บทความเป็นการทบทวนและรวบรวม ทั้งทางด้านการออกแบบวงจรรวมและการประยุกต์ใช้งานของ วงจรขยายผลต่างสัญญาณกระแสต่อเรียงบัฟเฟอร์ หรือ CDBA โดยได้อธิบายถึง สมบัติขั้นพื้นฐาน การสังเคราะห์ และการเปรียบเทียบสมบัติของบล็อกวงจร CDBA แบบที่เหมาะสมกับการสร้างด้วยเทคโนโลยีซีมอสที่มีการนำเสนอไว้ ด้านการประยุกต์ใช้ได้กล่าวรวบรวมถึงกระบวนการนำ CDBA ไปสังเคราะห์เป็นวงจรกรอง วงจรรอสซิลเลเตอร์และรวมถึงการสังเคราะห์วงจรฟังก์ชันแอนะล็อกด้วย

เอกสารอ้างอิง

- [1] Toumazou C, Lidgey FJ, Haig DG. *Analogue IC Design: the Current-mode Approach*. U.K: Peter Peregrinus Ltd; 1990.
- [2] วรพงศ์ ตั้งศรีรัตน์. *การออกแบบและสังเคราะห์วงจรกรองสัญญาณแอนะล็อกและวงจรรอสซิลเลเตอร์ มีนเซอร์วิสเซ็พพลาย*; 2554.
- [3] Acar C, Ozoguz S. A new versatile building block: current differencing buffered amplifier suitable for analog signal processing filters. *Microelectronics Journal*. 1999; 30: 157–160.
- [4] Sedef H, Acar C. On the realization of voltage-mode filters using CDBA. *Frequenz*. 2000; 54: 198–202.
- [5] Tarim N, Kuntman H. A high performance current differencing buffered amplifier. In: *Proceedings of International Conference on Microelectronics*. Morocco: Rabat; 2001. p. 153–156.
- [6] Tangsrirat W, et al. Low-voltage NMOS-based current differential buffered amplifiers and its application to current-mode ladder filter design. *International Journal of Electronics*. 2006; 93: 777–791.
- [7] Tangsrirat W, Surakamponorn W, Fujii N. Realization of leapfrog filters using current differential buffered amplifiers. *IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences*, 2003; E86-A: 318–326.
- [8] Horng JW. Current differencing buffered amplifiers based single resistance controlled quadrature oscillator employing grounded capacitors. *IEICE Trans. on Fundamentals of Electronics, Communications and Computer Sciences*. 2002; E85-A: 1416–1419.
- [9] Kuntman H. Homework Note for ELE5 0 9 E: Current-Mode Analog Circuit Design. *Istanbul Technical University*; 2 0 0 4 . Available from: web.itu.edu.tr/kuntman/Y_lisans/ele509e/ele509eod54.pdf [Accessed 17/12/2004]
- [10] Anonymity. Analog devices linear products data book. *Analog Devices*. Norwood; 1990.
- [11] Koksai M, Oner SE, Sagbas M. A new second-order multi-mode multi-function filter using a single CDBA. In: *Proceedings European Conference on Circuits Theory and Design*; 2009. p. 699–702.
- [12] Ozoguz S, Toker A, Acar C. Curren-mode continuous-time fully-integrated universal filter using CDBAs. *Electronics Letters*. 1999; 35(2): 97–98.
- [13] Toker A, et al. Current-mode all pass filters using current differencing buffered amplifier and a new high-Q band pass filter configuration. *IEEE Trans*.

Circuit Theory and Sys.-II: Analog and Digital Signal Processing. 2000; 47(9): 949–954.

- [14] Keskin AU. Voltage-mode notch filters using single CDBA. *Frequenz*. 2005; 59: 225–228.
- [15] Keskin AU, Hancioglu E. CDBA-based synthetic floating inductance circuits with electronic tuning properties. *ETRI Journal*. 2005; 27(2): 239–242.
- [16] Uygur A, Kuntman H. Seventh-order elliptic video filter with 0.1 dB pass band ripple employing CMOS CDTAs. *AEU International Journal of Electronics and Communications*. 2007; 61: 320–328.
- [17] Zeki A, Toker A, Ozogus S. Linearly tunable transconductor using modified CDBA. *Analog Integrated Circuits and Signal Processing*. 2001; 26: 179–183.
- [18] Palmisano G, Palumbo G, Pennisi S. High performance and simple CMOS unity-gain amplifier. *IEEE Trans. on Circuits and Systems –I*. 2000; 47(3): 406–410.
- [19] Cakir C, Minaei S, Cicekoglu O. Low voltage low power CMOS current differencing buffered amplifier. *Analog Integrated Circuit Signal Processing*. 2010; 62(2): 237–244.
- [20] Carvajal RG, et al. Compact low-power high slew-rate CMOS buffer for large capacitive loads. *Electronics Letters*. 2002; 38(32): 1348–1349.
- [21] Kanjanop A, Kasemsuwan V. A low voltage class AB current differencing buffered amplifier (CDBA). *International Symposium on Intelligent Signal Processing and Communication System*. 2011: 1–5.
- [22] Rajput SK, Mehra A. Comparative analysis of current differencing buffer amplifiers. *ARPJ J. of Engineering and Applied Sciences*. 2015; 10(16): 7124–7130.
- [23] Daryanani G. Principle of Network Synthesis and Design. New York: John Wiley & Son; 1976.
- [24] Acar C, Ozoguz S. n^{th} -order current transfer function synthesis using current differencing buffered amplifier: signal-flow graph approach. *Microelectronics Journal*. 2000; 31: 49–53.
- [25] Keskin AU. Cascade approach for the realization of high order voltage-mode filters using single CDBA-based first order and second order sections. *Frequenz*. 2004; 58(7-8): 1–7.
- [26] Tangsrirat W, Surakamponorn W. Realization of multiple-output biquadratic filter using current differencing buffered amplifiers. *International Journal of Electronics*. 2005; 92(6): 313–325.
- [27] Toker A, Ozoguz S, Acar C. Current-mode KHN-equivalent biquad using CDBAs. *Electronics Letters*. 1999; 35(20): 1682–1683.
- [28] Ozcan S, et al. Single resistance-controlled sinusoidal oscillators employing current differencing buffered amplifier. *Microelectronics Journal*. 2000; 31: 169–174.
- [29] Pal R, et al. Single CDBA based voltage mode bistable multivibrator and its application. *Circuits and Systems*. 2015; 6: 237–251.
- [30] Keskin AU, et al. Quadrature oscillator using current differencing buffered amplifier (CDBA). *Frequenz*. 2006; 60(3-4): 21–23.
- [31] Tangsrirat W, Pisitisitchalermpong S. CDBA-based quadrature sinusoidal oscillator. *Frequenz*. 2007; 61(3-4): 102–104.
- [32] Pulsab D, Surakamponorn W. Dual-mode multiphase sinusoidal oscillator using CDBAs. In:

- Proceedings of the 2007 Int. Conf. (ECTI-CON 2007)*; 2007. p. 45–48.
- [33] Zeki A, Toker A, Ozogus S. Linearly tunable transconductor using modified CDBA. *Analog Integrated Circuits and Signal Processing*. 2001; 26: 179–183.
- [34] Keskin AU. A four quadrant analog multiplier employing single CDBA. *Analog Integrated Circuits and Signal Processing*. 2004; 40: 99–101.
- [35] Gulsoy M, Cicekoglu O. Lossless and lossy synthetic inductors employing single current differencing buffered amplifier. *IEICE Trans. on Communications*. 2005; E88-B(5): 2152–2155.
- [36] Tangsrirat W, Prasertsom D, Surakamponorn W. Low-voltage digitally controlled current differencing buffered amplifier and its application. *AEU International Journal of Electronics and Communications*. 2009; 63: 249–258.
- [37] Erkan S, Ayten UE, Sagbas M. Current-mode full-wave rectifier circuits using current differencing buffered amplifier. In: *Proceedings the 38th Int. Conf. on Telecommunications and Signal Processing (TSP)*. 2015. p. 344–348.
- [38] Sagbas M. Design of CDBA-based active polyphase filter for low-IF receiver applications. *Turk J. Eng. and Comp. Sci*. 2011; 19(4): 565–574.
- [39] Pandey R, et al. CDBA based universal inverse filter. *ISRN Electronics*. 2013; Article ID 181869: 6 pages.
- [40] Gupta K, Gupta P, Pandey N, Pandey R. CDBA – current based instrumentation amplifier. *J. of Comm. Tech. Elect. And Comp. Sci*. 2016; 4: 11–15.