

## วงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดัน โดยใช้เทคนิคการไบแอสแบบเกต – บอดี

### A Voltage Controlled Floating Resistor Circuit Using Gate – Body Biasing Technique

สันชัย หาญสูงเนิน (Sanchai Harnsoongnoen)\* จิรนุช เสี่ยงมศักดิ์ (Chiranut Sa-ngiamsak)\*\*

#### บทคัดย่อ

บทความนี้นำเสนอวงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยแรงดันโดยใช้เทคนิคการไบแอสแบบเกต-บอดี ซึ่งออกแบบง่าย ไม่มีการสูญเสียกำลังไฟฟ้า สามารถตอบสนองได้ถึงความถี่สูง และสร้างได้โดยใช้มอสทรานซิสเตอร์เพียงแค่ตัวเดียว ผลการทดสอบด้วยโปรแกรม Pspice พบว่าวงจรมีความผิดพลาดจากความเป็นเชิงเส้นสูงสุด 1.58% มีความผิดเพี้ยนทางฮาร์โมนิค 0.24% และมีความถี่ตอบสนองสูงถึง 309.52 MHz

#### ABSTRACT

This paper proposes a voltage controlled floating resistor circuit using Gate-Body biasing technique. The circuit was created by a single MOSFET, operated in high frequency and no loses power consumption. The simulation results are demonstrated by Pspice program. It was found that the maximum linearity error is 1.58%, total harmonic distortion (THD) is 0.24% and the -3dB of the circuit is high up to 309.52 MHz.

คำสำคัญ : ความต้านทานแบบลอยตัว เทคนิคการไบแอสแบบเกต – บอดี มอสทรานซิสเตอร์

Key Words: Floating resistor, Gate – Body biasing technique, MOS transistor

\*นักศึกษา หลักสูตรวิศวกรรมมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยขอนแก่น

\*\*อาจารย์ ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยขอนแก่น

## บทนำ

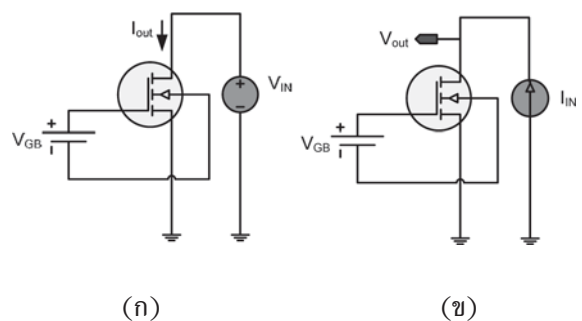
วงจรความต้านทานแบบลอยตัวที่สามารถปรับค่าได้ด้วยแรงดันเป็นวงจรที่มีประโยชน์มากวงจรหนึ่งเนื่องจากสามารถนำไปประยุกต์ใช้งานได้อย่างกว้างขวาง โดยเฉพาะในงานด้านการประมวลผลสัญญาณอนาล็อก เช่น นำมาใช้เพื่อทำให้เกิดการออสซิลเลเตอร์ใช้เป็นตัวปรับค่าความถี่ในวงจรกรองสัญญาณแบบแอคทีฟ (active filter) ใช้เป็นตัวปรับอัตราขยายหรือลดทอนในวงจรขยายสัญญาณ และใช้เป็นวงจรเพิ่มความเป็นเชิงเส้นให้กับวงจรอินทิเกรต เป็นต้น จากเหตุผลดังกล่าว จึงมีการคิดค้นและนำเสนอวงจรความต้านทานแบบลอยตัวที่สามารถปรับค่าได้ออกมาอย่างต่อเนื่อง (อิทธิพงศ์ และกอบชัย, 2539; สิทธิพร และกอบชัย, 2543; สุพจน์, สมนึก, กอบชัย และคณะ 2543; สมนึก และกอบชัย, 2546; Singh et al., 1989; Wilson and Chan, 1993) ซึ่งแต่ละวงจรก็มีข้อดี - ข้อเสียที่ต่างกันไปขึ้นอยู่กับวิธีการที่นำมาใช้ในการออกแบบ ยกตัวอย่างเช่น วงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์ที่นำเสนอในบทความ (อิทธิพงศ์ และกอบชัย, 2539; สิทธิพร และกอบชัย, 2543; สุพจน์, สมนึก, กอบชัย และคณะ 2543; สมนึก และกอบชัย, 2546; Singh et al., 1989; Wilson and Chan, 1993) เป็นการออกแบบที่ใช้อุปกรณ์ในการสร้างมาก และใช้ไฟเลี้ยงสูง ตลอดจนวิธีที่ใช้ในการออกแบบก็ค่อนข้างจะยุ่งยากและซับซ้อนทำให้ไม่ได้รับความนิยมเท่าที่ควร

แต่เมื่อปี ค.ศ.2002 ได้มีการนำเสนอเทคนิคการไบแอสมอสทรานซิสเตอร์แบบใหม่ขึ้น หรือเรียกอีกชื่อหนึ่งว่าเทคนิคการไบแอสแบบเกท-บอดี้ (Al-Absi, 2002) จากการศึกษาพบว่าเทคนิคดังกล่าวสามารถนำไปสร้างฟังก์ชันลอการิทึมและแอนติลอการิทึมได้โดยใช้มอสทรานซิสเตอร์เพียงแค่ตัวเดียว และจากการศึกษาทฤษฎีและหลักการทำงานของเทคนิคดังกล่าวเพิ่มเติมของคณะผู้วิจัย พบว่ามีความเป็นไปได้ที่จะนำเทคนิคดังกล่าวนี้มาสร้างเป็นวงจรความต้านทานแบบลอยตัวปรับค่าได้ด้วยวิธีทาง

อิเล็กทรอนิกส์เหมือนกับบทความที่ได้กล่าวไปแล้วข้างต้น โดยมีข้อดีที่เหนือกว่าตรงที่ออกแบบง่าย ไม่มีการสูญเสียกำลังไฟฟ้าและสามารถสร้างได้โดยใช้มอสทรานซิสเตอร์เพียงแค่ตัวเดียว

## หลักการ

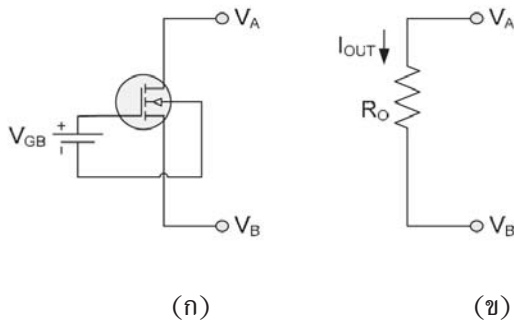
เทคนิคการไบแอสมอสทรานซิสเตอร์แบบเกท-บอดี้ เป็นเทคนิคการไบแอสแบบใหม่ ซึ่งแตกต่างจากการไบแอสแบบปกติที่ใช้กันอยู่โดยสิ้นเชิง การไบแอสมอสทรานซิสเตอร์ด้วยเทคนิคดังกล่าวนี้ขั้วซอร์สกับขั้วบอดี้จะไม่ถูกเชื่อมเข้าด้วยกัน ทุกขั้วจะเป็นอิสระต่อกัน ซึ่งจะพบว่าการไบแอสแบบนี้ขั้วเกทกับขั้วบอดี้จะถูกปล่อยลอย วงจรการไบแอสแบบเกท-บอดี้สามารถแสดงได้ดังรูปที่ 1 โดยรูปที่ 1(ก) เป็นวงจรลอการิทึม ซึ่งเกิดจากความสัมพันธ์ระหว่างแรงดันอินพุตกับกระแสเอาต์พุตที่ได้จากการไบแอสแบบเกท-บอดี้ ส่วนรูปที่ 1(ข) เป็นวงจรแอนติลอการิทึม ซึ่งเกิดจากความสัมพันธ์ระหว่างกระแสอินพุตกับแรงดันเอาต์พุต



รูปที่ 1 การไบแอสมอสทรานซิสเตอร์แบบเกท-บอดี้  
(ก) ลอการิทึม (ข) แอนติลอการิทึม

เมื่อทำการไบแอสมอสทรานซิสเตอร์ดังแสดงในรูปที่ 1(ก) โดยกำหนดให้  $V_{GB}$  อยู่ในช่วงการกลับ

ชั้นของช่องทางเดิน (strong inversion) จะพบว่าที่โหนด A และ B จะมีความต้านทานอยู่ซึ่งแสดงได้ดังในรูปที่ 2



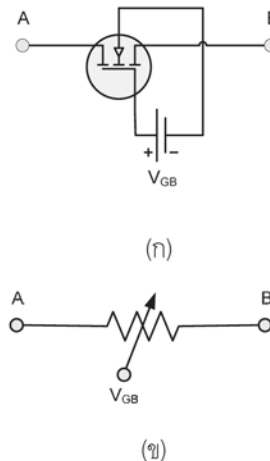
รูปที่ 2 ใช้มอสทรานซิสเตอร์เป็นตัวต้านทาน  
(ก) วงจร (ข) วงจรสมมูล

จากวงจรข้างต้นสามารถแสดงความสัมพันธ์ได้ดังสมการต่อไปนี้

$$V_{AB} = I_{OUT} \cdot R_O \quad (1)$$

เมื่อ  $V_{AB}$  คือ แรงดันตกคร่อมระหว่างโหนด A กับ B  
 $I_{OUT}$  คือ กระแสที่ไหลบนแชนแนลของมอสทรานซิสเตอร์ ซึ่งอยู่ระหว่างโหนด A กับ B  
 $R_O$  คือ ความต้านทานที่เกิดขึ้นระหว่างโหนด A กับ B

จากความสัมพันธ์ข้างต้นมีความเป็นไปได้ที่จะสร้างความต้านทานแบบลออยตัวปรับค่าได้ด้วยแรงดันโดยใช้เทคนิคการไบแอสแบบเกต-บอดี ซึ่งสามารถสร้างได้โดยใช้มอสทรานซิสเตอร์เพียงแค่ตัวเดียว วงจรความต้านทานแบบลออยตัวที่นำเสนอสามารถแสดงได้ดังรูปที่ 3



รูปที่ 3 วงจรความต้านทานแบบลออยตัวปรับค่าได้ด้วยแรงดันที่นำเสนอในบทความนี้  
(ก) วงจร (ข) สัญลักษณ์

เทคนิคการไบแอสมอสทรานซิสเตอร์แบบเกต-บอดี เป็นเทคนิคที่มีเอกลักษณ์เฉพาะตัว โดยจะทำการคงค่าแรงดันระหว่างเกตกับบอดีเอาไว้ จากนั้นทำการป้อนสัญญาณอินพุตเข้าที่ขั้วเดรนหรือซอร์ส ในที่นี้คือ โหนด A หรือ B โดยสัญญาณอินพุตที่ป้อนนั้นสามารถเป็นได้ทั้งกระแสและแรงดัน

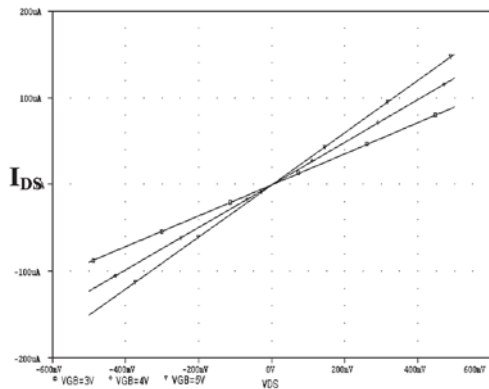
## วิธีการศึกษา

การวิจัยครั้งนี้เป็นการศึกษาด้วยวิธีการจำลอง (Simulation) โดยใช้โปรแกรม Pspice ภายใต้โมเดล BSIM3v3 ของเทคโนโลยี AMS0.8 $\mu$ m มอสทรานซิสเตอร์ ที่ใช้ในการทดสอบมีขนาดความกว้างต่อความยาวหรือ W/L= 9 $\mu$ m/3 $\mu$ m โดยมีลำดับการศึกษาดังต่อไปนี้

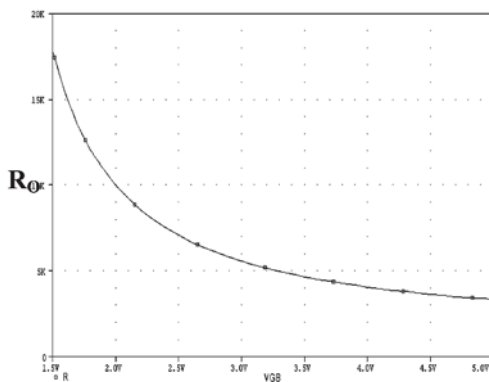
1. ศึกษาความสัมพันธ์ระหว่างกระแสเอ้าท์พุต ( $I_{DS}$ ) กับแรงดันอินพุต ( $V_{DS}$ )
2. ศึกษาความสัมพันธ์ระหว่างความต้านทานกับ  $V_{GB}$
3. ศึกษาค่าความผิดพลาดของความเป็นเชิงเส้น
4. ศึกษาย่านความถี่การทำงานของวงจร
5. ศึกษาความเป็นไปได้สำหรับการนำไปใช้งานร่วมกับวงจรอื่นๆ

### ผลการศึกษาและวิจารณ์ผล

ความสัมพันธ์ระหว่างกระแสเอาต์พุตกับแรงดันอินพุตของวงจรในรูปที่ 3 เมื่ออินพุตแปรค่าอยู่ระหว่าง  $-0.5\text{V}$  ถึง  $0.5\text{V}$  ขณะที่  $V_{GB}$  แปรค่าจาก  $3\text{V}$  ถึง  $5\text{V}$  ขั้นละ  $1\text{V}$



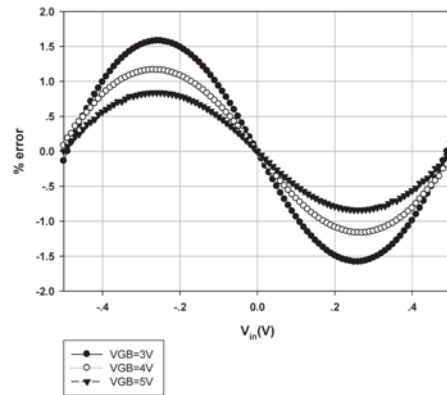
รูปที่ 4 ความสัมพันธ์ระหว่างกระแสกับแรงดันอินพุต เมื่อ  $V_{GB}$  แปรค่าจาก  $3\text{V}$  ถึง  $5\text{V}$  ขั้นละ  $1\text{V}$



รูปที่ 5 ความสัมพันธ์ระหว่างความต้านทานกับ  $V_{GB}$  เมื่อ  $V_{DS} = 0.5\text{V}$

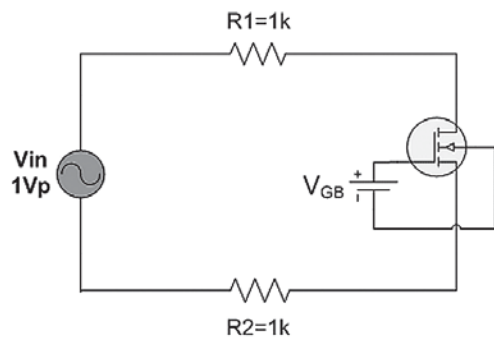
เมื่อพิจารณาผลในรูปที่ 5 จะพบว่าเมื่อ  $V_{GB}$  มีค่าสูงขึ้นค่าความต้านทานที่ได้ก็จะมีค่าเป็นเชิงเส้นสูงตามไปด้วย และในขณะเดียวกันค่าความต้านทานที่ได้ก็จะมีค่าต่ำลงเมื่อ  $V_{GB}$  มีค่าเพิ่มขึ้น ซึ่งก็ตรงกับทฤษฎี ทั้งนี้เพราะเมื่อ  $V_{GB}$  เพิ่มขึ้นช่องทางเดินของกระแสก็จะ

มีขนาดหนาขึ้นความสามารถในการนำกระแสก็ดีขึ้น ซึ่งก็หมายความว่าความต้านทานที่อยู่ในแซนแนลจะต้องมีค่าลดลง



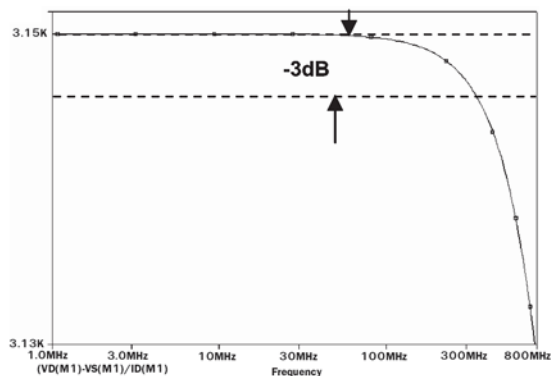
รูปที่ 6 ค่าความผิดพลาดของความเป็นเชิงเส้น

จากผลการจำลองข้างต้นจะพบว่าความต้านทานที่ได้จากวงจรจะเป็นฟังก์ชันของ  $V_{GB}$  โดยจะมีค่าลดลงเมื่อ  $V_{GB}$  เพิ่มขึ้น นั้นแสดงให้เห็นว่าวงจรที่นำเสนอสามารถควบคุม ความต้านทานได้โดยใช้  $V_{GB}$  และจากการคำนวณความผิดพลาดของความเป็นเชิงเส้นของวงจร พบว่าเมื่อ  $V_{GB}$  เพิ่มขึ้นเปอร์เซ็นต์ผิดพลาดจะมีค่าลดลงดังแสดงในรูปที่ 6 สำหรับการทดสอบเพื่อดูย่านความถี่การทำงานของวงจรทำได้โดยการนำวงจรในรูปที่ 3 มาประกอบเป็นวงจรดังแสดงในรูปที่ 7



รูปที่ 7 วงจรที่ใช้ทดสอบหาย่านความถี่การทำงานของวงจรความต้านทานแบบลอยตัวที่นำเสนอ

จากรูปที่ 7 กำหนดให้  $V_{IN}$  เป็นสัญญาณไซน์ ขนาด 1Vp ป้อนให้กับวงจร และมีค่าความต้านทาน ต่ออนุกรมอยู่ 2 ตัว ซึ่งมีค่าเทียบเท่ากับค่าความต้านทาน ของแหล่งกำเนิดสัญญาณขนาด  $2K\Omega$  ส่วน  $R_2$  ที่ต่อ อนุกรมกับวงจรเพื่อแสดงให้เห็นว่าวงจรที่นำเสนอนี้ เป็นวงจรความ ต้านทานแบบลอยตัว จากนั้นทำการวัด ค่าความต้านทาน ของวงจร ซึ่งผลตอบสนองทางความถี่ ของวงจร เมื่อกำหนดให้  $V_{GB} = 5V$  แสดงได้ดังในรูปที่ 8

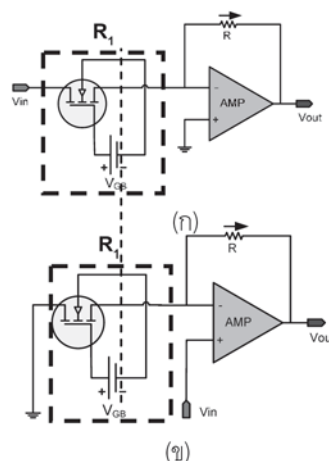


รูปที่ 8 ผลตอบสนองทางความถี่ของวงจรในรูปที่ 7

เมื่อพิจารณาผลการจำลองในรูปที่ 8 จะพบว่าผลตอบสนองทางความถี่ของวงจรจะมีค่าประมาณ 309.52 MHz และวัดผลของความผิดเพี้ยนทาง ฮาร์โมนิก (THD) โดยป้อนแรงดันอินพุตเป็นสัญญาณ sine ขนาด 1 Vp ความถี่ 1 kHz และวัดความผิดเพี้ยนทางฮาร์โมนิกของแรงดันได้ 0.24%

### การประยุกต์ใช้งาน

วงจรความต้านทานแบบลอยตัวสามารถนำไปประยุกต์ใช้งานได้อย่างกว้างขวาง ซึ่งในบทความนี้ได้นำวงจรความต้านทานแบบลอยตัวที่นำเสนอมา ประกอบเป็นวงจรขยายสัญญาณแบบกลับเฟส (Inverting amplifier) และแบบไม่กลับเฟส (Noninverting amplifier) ดังแสดงในรูปที่ 9

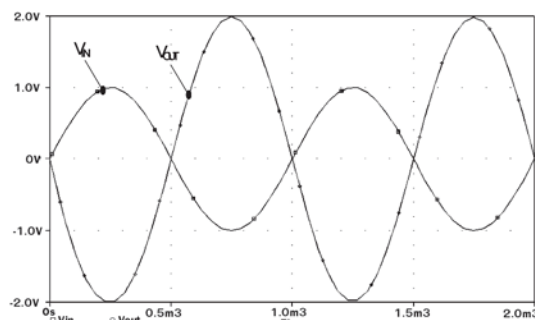


รูปที่ 9 วงจรขยายสัญญาณ

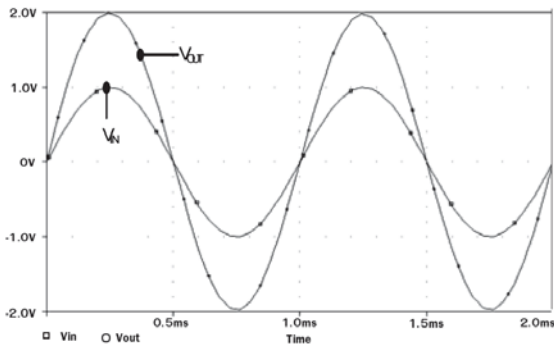
(ก) วงจรขยายสัญญาณแบบกลับเฟสเมื่อ  $R_1$  คือ วงจรที่นำเสนอโดยกำหนดให้  $V_{GB} = 5V$

(ข) วงจรขยายสัญญาณแบบไม่กลับเฟสเมื่อ  $R_1$  คือ วงจรที่นำเสนอโดยกำหนดให้  $V_{GB} = 4V$

จากรูปที่ 9 เป็นการจำลองการทำงานของ วงจรโดยใช้โอปแอมป์ และ  $R_F$  ที่มีค่าคงที่เท่ากับ  $7K\Omega$  ในวงจร 9(ก) และ  $4.5K\Omega$  ในวงจร 9(ข) โดยใช้  $V_{GB}$  เป็นตัวควบคุม ผลที่ได้จากการจำลองแสดง ดังรูปที่ 10 และรูปที่ 11



รูปที่ 10 ผลการจำลองการทำงานแบบกลับเฟสเมื่อ กำหนดให้  $V_{GB} = 5V$



รูปที่ 11 ผลการจำลองการทำงานแบบไม่กลับเฟสเมื่อ  
กำหนดให้  $V_{GB} = 4V$

### สรุปและวิจารณ์ผล

วงจรความต้านทานแบบลอยตัวที่น่าเสนอในบทความนี้มีข้อดีคือ ออกแบบง่าย ใช้อุปกรณ์ในการสร้างน้อย ไม่มีการสูญเสียกำลังไฟฟ้า และสามารถทำงานได้ที่ความถี่สูงๆ ผลการจำลองด้วยโปรแกรม Pspice แสดงให้เห็นว่าวงจรมีความผิดพลาดจากความไม่เป็นเชิงเส้นสูงสุด 1.58% มีความผิดเพี้ยนทางฮาร์โมนิก 0.24% วงจรที่ออกแบบนี้เหมาะที่จะนำไปใช้กับวงจรหรือระบบที่ต้องทำงานด้วยความถี่สูง และใช้พลังงานต่ำ นอกจากนั้นยังเหมาะสำหรับการนำไปสร้างเป็นวงจรรวม ทั้งนี้เพราะสามารถสร้างได้จากมอสทรานซิสเตอร์เพียงอย่างเดียว

### เอกสารอ้างอิง

- สมนึก ห้าวหาญ และกอบชัย เดชหาญ. 2546. ความต้านทานลอยตัวที่ควบคุมด้วยกระแสใช้มอสทรานซิสเตอร์. วิศวกรรมลาดกระบัง. ปีที่ 20(1) : หน้า 1-6.
- สิทธิพร เพ็ชรกิจ และกอบชัย เดชหาญ. 2543. ตัวต้านทานลอยตัวที่ปรับค่าได้ด้วยวิธีทางอิเล็กทรอนิกส์โดยใช้ทรานซิสเตอร์ซีมอส. วิศวกรรมลาดกระบัง. ปีที่ 17(4) : หน้า 5-10.
- สุพจน์ หุ่นย่อง สมนึก ห้าวหาญ กอบชัย เดชหาญ และ อธิพงษ์ ชัยสายัณห์. 2543. ความต้านทานแบบลอยตัวที่ควบคุมด้วยแรงดันใช้ซีมอสทรานซิสเตอร์. วิศวกรรมลาดกระบัง. ปีที่ 17(3) : หน้า 14-17.
- อธิพงษ์ ชัยสายัณห์ และกอบชัย เดชหาญ. 2539. วงจรความต้านทานและวงจรคูณโดยใช้มอส. การประชุมวิชาการทางวิศวกรรม ไฟฟ้าครั้งที่ 19. หน้า EL15-EL18.
- Al-Absi, M. 2002. A new biasing technique for the MOS transistor and its applications in analogue IC design. PhD Thesis, UMIST, Manchester.
- Singh, S.P. , Hanson, J.V. and Vlach, J. 1989. A new floating resistor for cmos technology. IEEE Trans. Circuits and system. Vol.36(9) : 1217-1220.
- Wilson, G. and Chan, P.K. 1993. Floating CMOS Resistor. Electron.Letts. Vol.29(3) : 306-307